

Guasti di tipo bridging

M. Favalli

Engineering Department in Ferrara

- Difetti
- Classificazione
- Effetti e metodi di collaudo
- Modelli

Difetti

Un bridging é dato dalla presenza di cammini conduttivi fra nodi del circuito che dovrebbero essere isolati

- Impuritá
- Disallineamento fra le maschere di layout
- Elettromigrazione
- Mancanza di materiale isolante

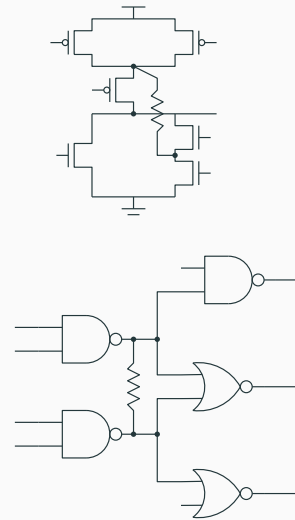
Classificazione

- Topologia
 - numero di nodi coinvolti: tipicamente 2
 - posizione dei nodi coinvolti: interni (intra cell), esterni (inter cell)
 - topologia della rete affetta dal guasto: feedback, non-feedback
- Parametri
 - corto circuito (shorts)
 - bridging di tipo resistivo

Nota

Qui considereremo principalmente guasti esterni fra uscite di gate (ad esempio non si considerano guasti che coinvolgono elementi di memoria)

- Interni: fra due nodi dello stesso gate
- Esterni: fra le uscite di due gate
- Possibilità di bridging fra nodi interni di gate diversi
- Maggiore probabilità dei guasti esterni
- I guasti da considerare sono individuati da algoritmi che ricevono il layout del circuito in ingresso



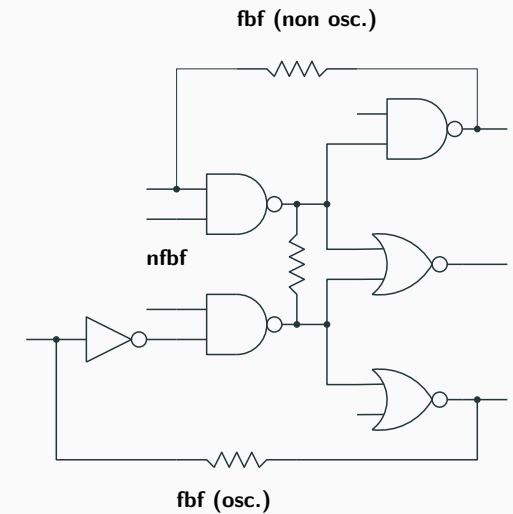
5

Effetti dei bridging

- Comportamento statico del circuito: errori logici
- Assorbimento di corrente statica: CMOS e FinFET
- Cambiamento delle prestazioni dinamiche (ritardi)
- A ognuno di questi effetti corrisponde una tecnica per rivelare la presenza del guasto
 - collaudo funzionale
 - I_{DDQ} testing
 - delay fault testing o at-speed testing

7

- Un bridging che (non) costruisce una retroazione si dice (non) feedback bridging fault
- La presenza di retroazione può dare luogo a memorizzazione o oscillazioni dipendentemente dalla parità nel numero di inversioni nel cammino logico fra i due nodi interessati al guasto



6

Parametri

- Topologia delle reti di transistori delle celle direttamente coinvolte e di quelle nel loro fan-out
- Parametri elettrici (dimensionamento) dei transistori di tali reti
- Tensione di alimentazione
- Temporizzazioni del circuito (ritardi e frequenza di clock)
- Resistenza del bridging

8

- I due nodi cortocircuitati devono essere controllati a valori logici diversi nel circuito privo di guasti
- Nel circuito guasto tali nodi si trovano quindi su un cammino conduttivo fra l'alimentazione e la massa
- Le tensioni di uscita dei gate coinvolti si portano a valori intermedi fra massa e alimentazione e dipendono da
 - tipo di logica (CMOS, FinFET)
 - parametri circuitali
 - dagli ingressi del o dei gate coinvolti
- Considereremo il caso dei bridging esterni (nfbf)

9

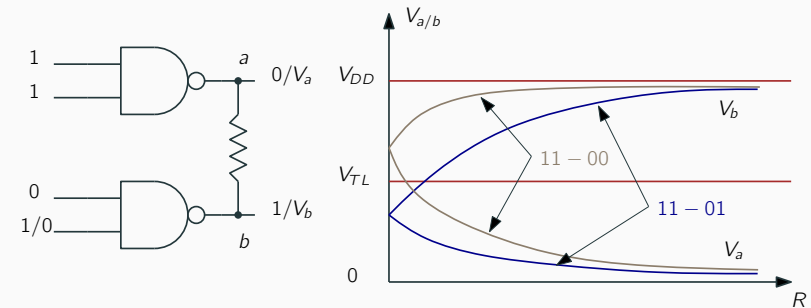
Propagazione degli effetti del guasto

Condizioni necessarie

- Logiche: almeno uno dei due segnali deve essere osservabile in uscita
- Elettriche: il segnale osservabile deve dare luogo a un errore logico
 - almeno uno dei gate attraverso cui si propaga tale segnale deve interpretare il suo valore di tensione intermedio come un errore logico
 - quindi il valore da propagare é quello che perde il conflitto di conduttanze

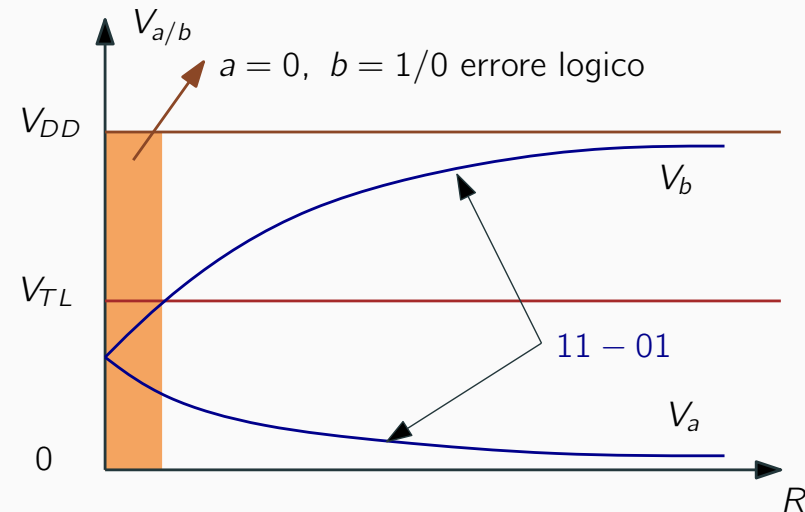
11

In circuiti CMOS, fissate le reti dei gate coinvolti e i parametri circuitali, i valori di tensione intermedi dei nodi coinvolti dipendono dal test e dalla resistenza R del bridging

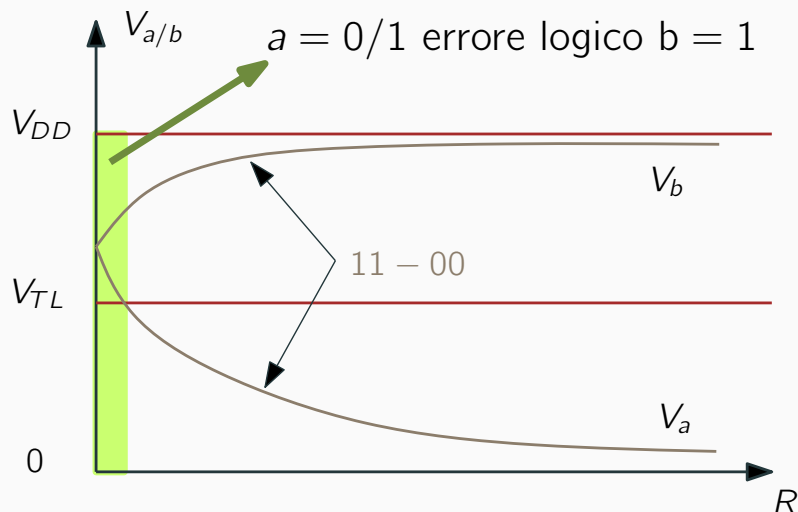


10

Esempio



12



12

Propagazione degli effetti del guasto

Le condizioni di propagazione degli effetti del guasto sono in realtà molto più complesse rispetto all'esempio

- La soglia logica non è $V_{DD}/2$ ma dipende da:
 - tipo di gate
 - ingresso (potrebbero anche esserci più ingressi a valori di tensione intermedi)
 - valori logici agli altri ingressi del gate (AOI, OAI)
- La soglia logica è soggetta a significative variazioni statistiche nello stesso chip e da chip a chip
- I gate nel fan-out dei segnali affetti dal bridging
 - possono interpretare in maniera diversa lo stesso valore di tensione
 - hanno un guadagno finito, per cui non normalizzano immediatamente a 0 e 1 le tensioni intermedie

14

- Quale dei due test è meglio?
- Decide l'intervallo di resistenze
- Se applico 11-00, ci sono dei valori di R che non danno luogo a errore, ma che lo danno applicando 11-01
- Quindi 11-01 è un test migliore perché copre più casi

13

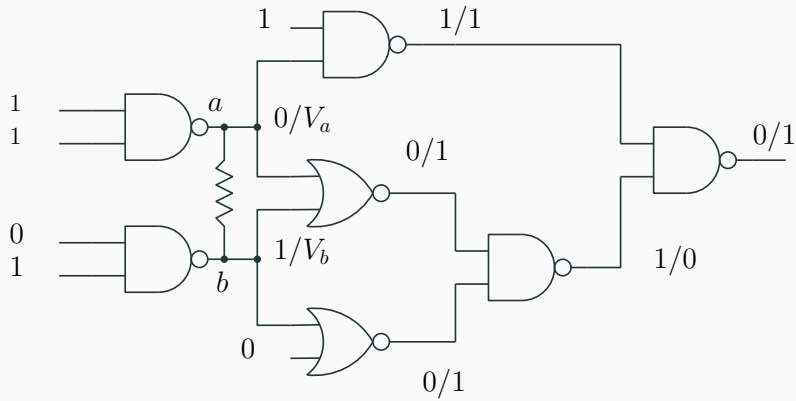
Esempi di propagazione degli effetti di bridging

- Vedremo una serie di esempi in cui si approssima al livello logico il comportamento di un bridging in un circuito CMOS in condizioni nominali
 - nel primo esempio si tiene conto solo del conflitto di conduttanze supponendo che tutti i gate nel fan-out abbiano soglia pari a $V_{DD}/2$
 - nel secondo si mostra come le soglie diverse di questi gate possano invalidare alcuni test
- Questi esempi ci aiutano a capire alcuni problemi tipici di questo tipo di guasti e i relativi modelli

15

Esempio - soglie a $V_{DD}/2$

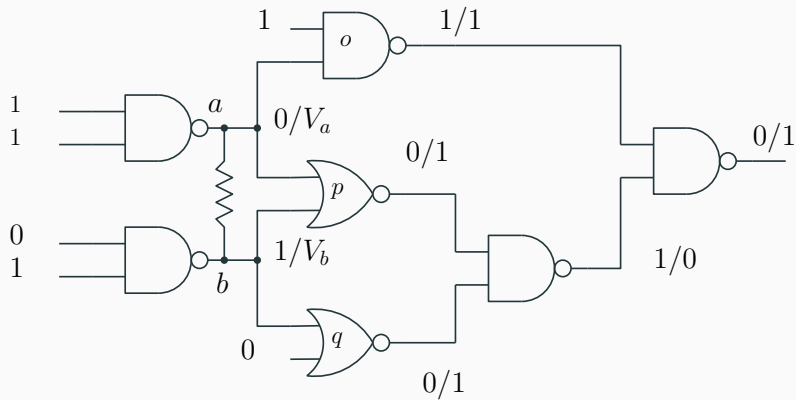
Test che rivela il guasto se prevale il valore basso ($V_a < V_{DD}/2$, $V_b < V_{DD}/2$)



16

Esempio - soglie nominali

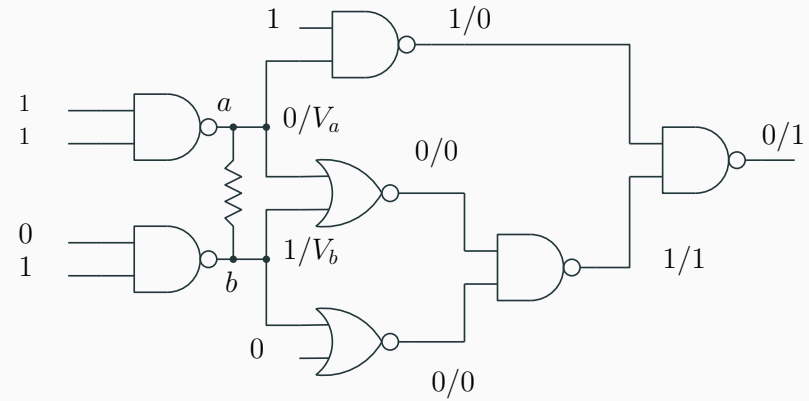
Il test rivela il guasto se $V_a, V_b < V_{TL}(o/p/q)$



17

Esempio - soglie a $V_{DD}/2$

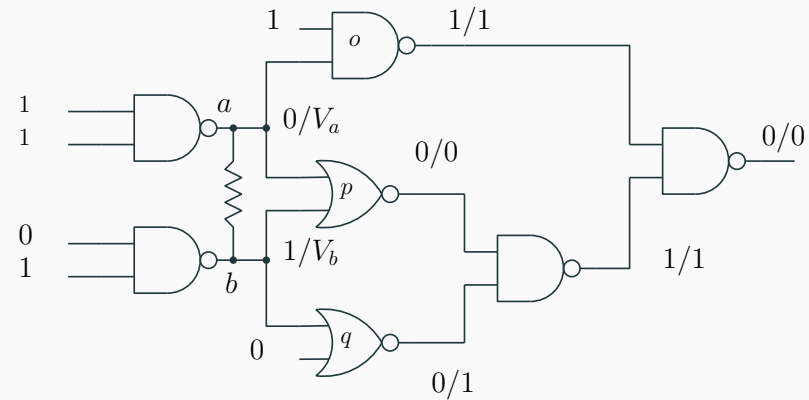
Lo stesso test rivela il guasto se prevale il valore alto ($V_a > V_{DD}/2$, $V_b > V_{DD}/2$)



16

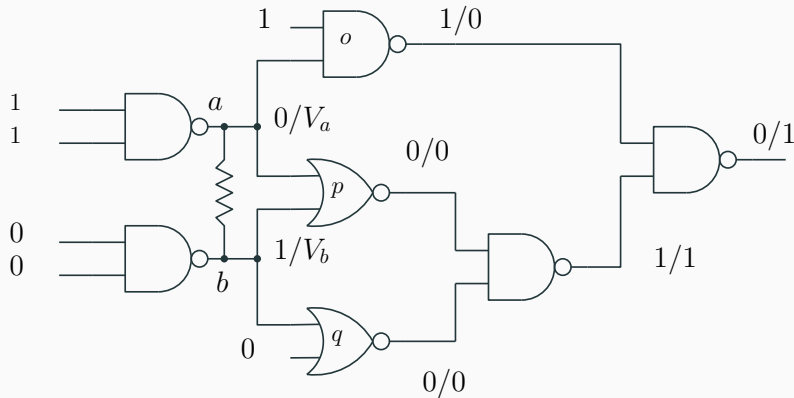
Esempio - soglie nominali

Il test non rivela il guasto se $V_a < V_{TL}(o/p)$, $V_{TL}(p) < V_b < V_{TL}(q)$.



17

Il guasto può comunque dare luogo ad errori con un diverso test se $V_a > V_{TL}(o/p)$, $V_{TL}(p/q) < V_b$.



17

Generazione di vettori di test - II

- Un euristico efficace esplora le condizioni logiche ed elettriche che massimizzano il valore di R per cui il guasto da luogo a un errore in uscita (R_{max})
 - si massimizza lo sbilanciamento fra le conduttanze dei gate coinvolti
 - si propagano gli effetti del guasto attraverso il gate con la soglia logica più vicina possibile a quella del caso fault-free

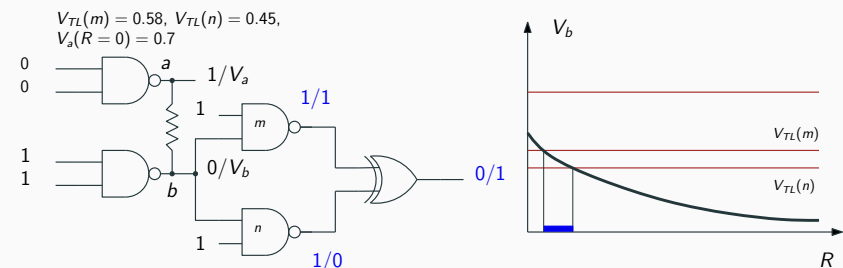
19

- Dati i parametri circuitali e un valore di resistenza, si possono utilizzare modelli mixed-level (elettrico/logico) per determinare un vettore che rivela un bridging
- Il valore di R però non è noto
- Si cerca di generare un insieme di test che riveli il guasto per ogni valore di R che può dare luogo a un errore in uscita
- Se rimangono intervalli di valori di R non rivelati dai test, questi vanno a contribuire al defect level

18

Necessità di più vettori di test per guasto

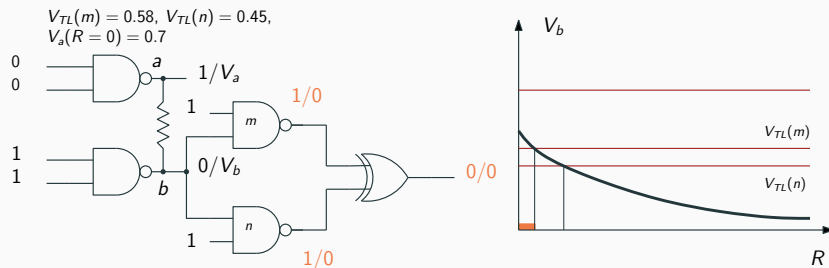
- È possibile che siano necessari più test anche considerando le sole condizioni nominali
- Problemi di riconvergenza logica nel fan-out dei segnali guasti possono fare in modo che un singolo test non riveli il guasto per alcuni $R < R_{max}$



20

Necessità di piú vettori di test per guasto

- É possibile che siano necessari piú test anche considerando le sole condizioni nominali
- Problemi di riconvergenza logica nel fan-out dei segnali guasti possono fare in modo che un singolo test non riveli il guasto per alcuni $R < R_{max}$



20

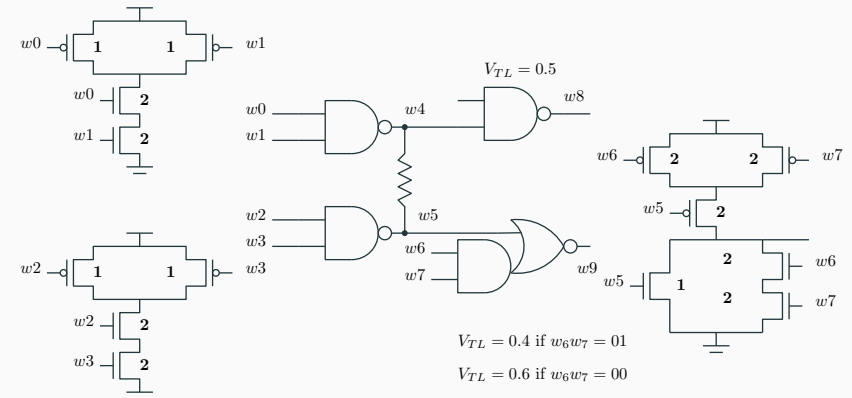
Esempio - II

- I gate sono dimensionati in modo simmetrico
- Massimo sbilanciamento fra le conduttanze quando il NAND con uscita a 1 ha 00 in ingresso \rightarrow se $R = 0$,
 $V_x = g_{up} / (g_{down} + g_{up}) = 2/3 V_{DD}$
- Siccome il valore alto prevale, conviene propagare il segnale che ha il valore 0 nel circuito fault-free
- Questo va fatto attraverso il gate con la soglia piú bassa possibile (AOI con ingresso -10 cui corrisponde $V_{TL} = 0.6$)
- Per l'attivazione si ha $w_0 w_1 w_2 w_3 = 0011$ (cui corrispondono $w_4 = 1$ e $w_5 = 0$ nel caso fault-free)
- Per la propagazione si ha $w_6 w_7 = 10$

22

Esempio - I

NAND	$01 \vee 10$	00	11	$1-$	AOI	$-01 \vee -10$	-00
	$g_{up} = 1$	$g_{up} = 2$	$g_{down} = 1$	$V_{TL} = 0.5$		$V_{TL} = 0.4V$	$V_{TL} = 0.6V$



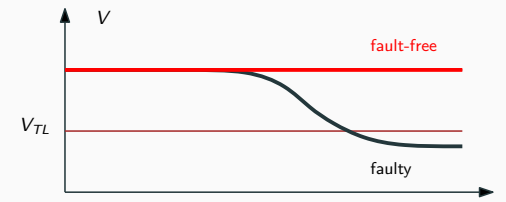
21

Variazioni dei parametri circuitali

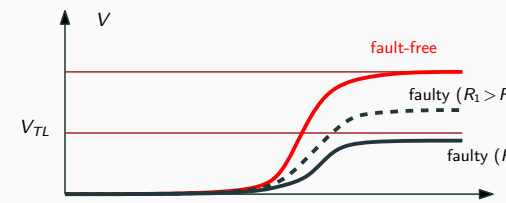
- Le conduttanze dei gate guasti e le soglie dei gate nel fan-out sono soggette a variazioni statistiche dei parametri circuitali
- Un singolo test calcolato in condizioni nominali puó non essere in grado di rivelare il guasto per tutti i valori di R che possono dare luogo a errori logici
- Si utilizzano piú test senza fare ipotesi su soglie e conduttanze
- Modelli semplici come il four-way bridging fault (prevale a quando é 0/1 o prevale b quando é 0/1)
- Modelli localmente esaustivi in cui si generano test che coprono tutte le possibili condizioni di attivazione e propagazione

23

- I bridging anche se non danno luogo a errori logici possono dare luogo a rilevanti effetti dinamici (ritardi addizionali)
- Un collaudo a bassa frequenza può non rivelare tali guasti
- Alla frequenza operativa del circuito tali guasti possono dare luogo a errori logici
- Gli effetti dinamici di un bridging possono anche invalidare un test che sarebbe in grado di rivelare il guasto in condizioni statiche



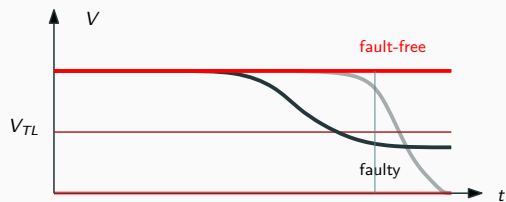
Il ritardo addizionale con cui viene raggiunto il valore intermedio può annullare la rivelazione del guasto



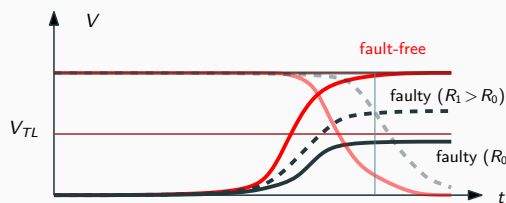
Indipendentemente dal ritardo addizionale, il guasto rivelabile staticamente rimane tale (R_0)

Il guasto può diventare rivelabile dinamicamente anche se non lo è staticamente (R_1)

24



Il ritardo addizionale con cui viene raggiunto il valore intermedio può annullare la rivelazione del guasto



Indipendentemente dal ritardo addizionale, il guasto rivelabile staticamente rimane tale (R_0)

Il guasto può diventare rivelabile dinamicamente anche se non lo è staticamente (R_1)

25

25