



Progettazione Sistemi Elettronici

Augusto Pieracci

augusto.pieracci@unife.it

Ricevimento:
Su appuntamento
Imagelab

Progettazione Sistemi Elettronici

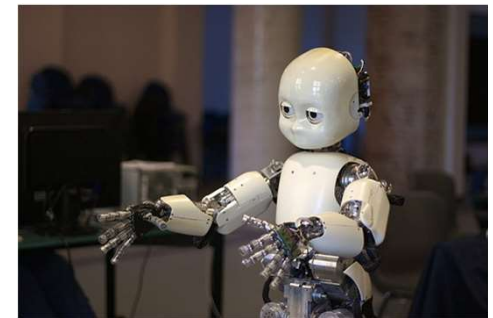


Electronics everywhere:

- Disappearing computer,
- Ubiquitous computing,
- Pervasive computing,
- Ambient intelligence,



- Basic technologies:
 - Embedded Systems
 - Communication technologies



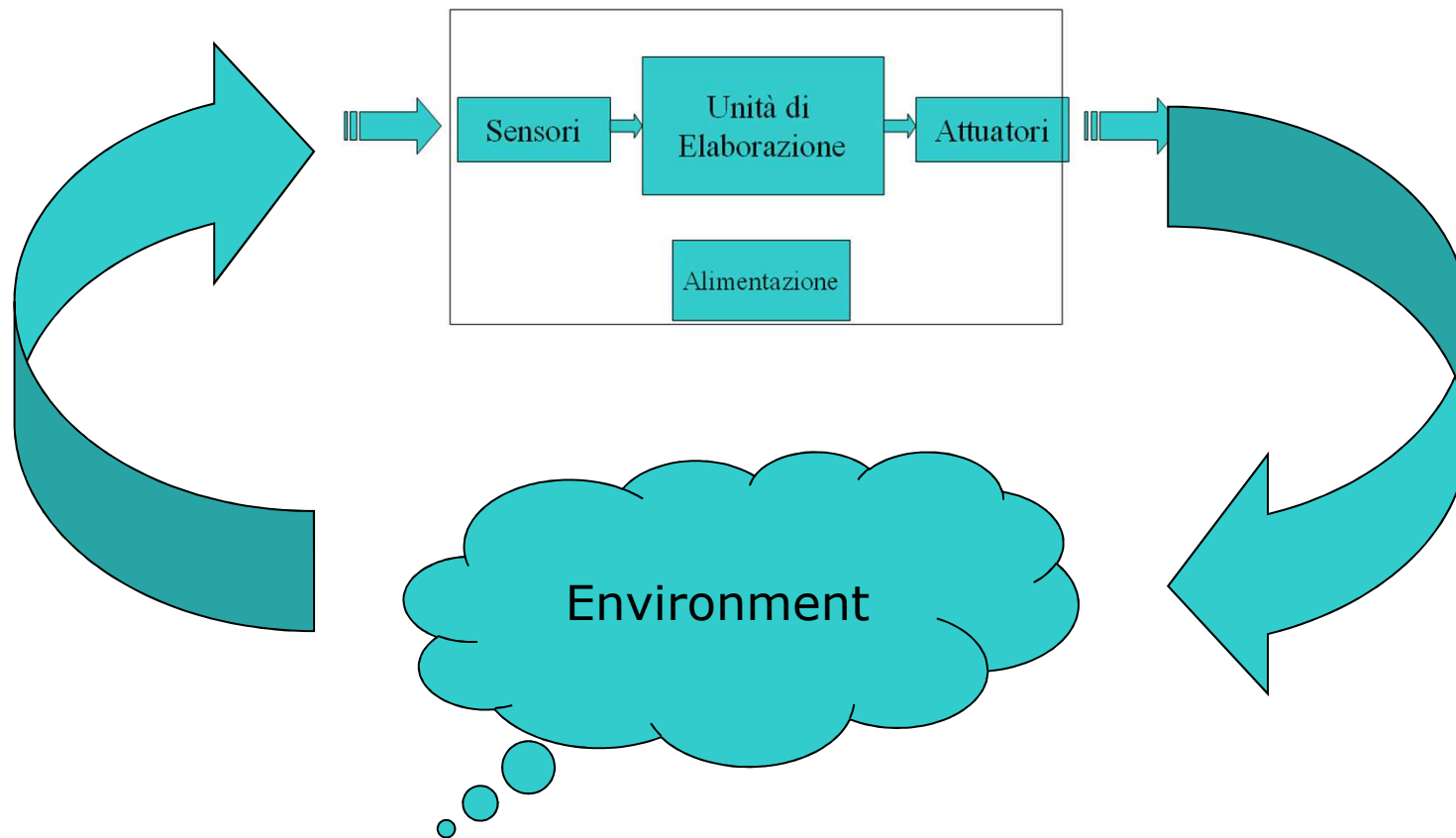


Progettazione Sistemi Elettronici

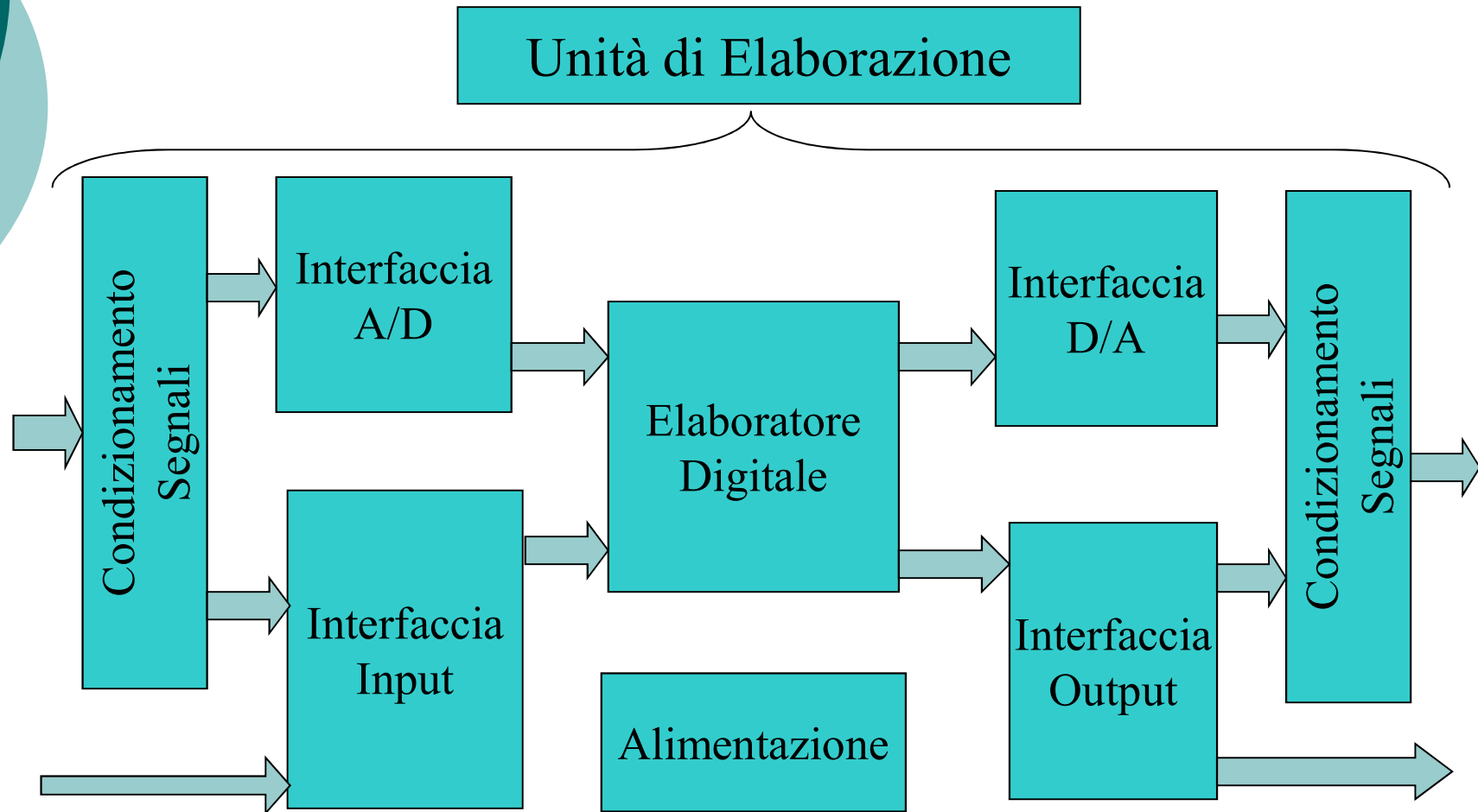
Embedded computing system:

- Any device that includes a programmable computer but is not itself a general purpose computer.
- Take advantage of application characteristics to optimize the design

Progettazione Sistemi Elettronici



Progettazione Sistemi Elettronici





Argomenti del Corso

Architettura

Progettazione

Microcontrollori

Firmware

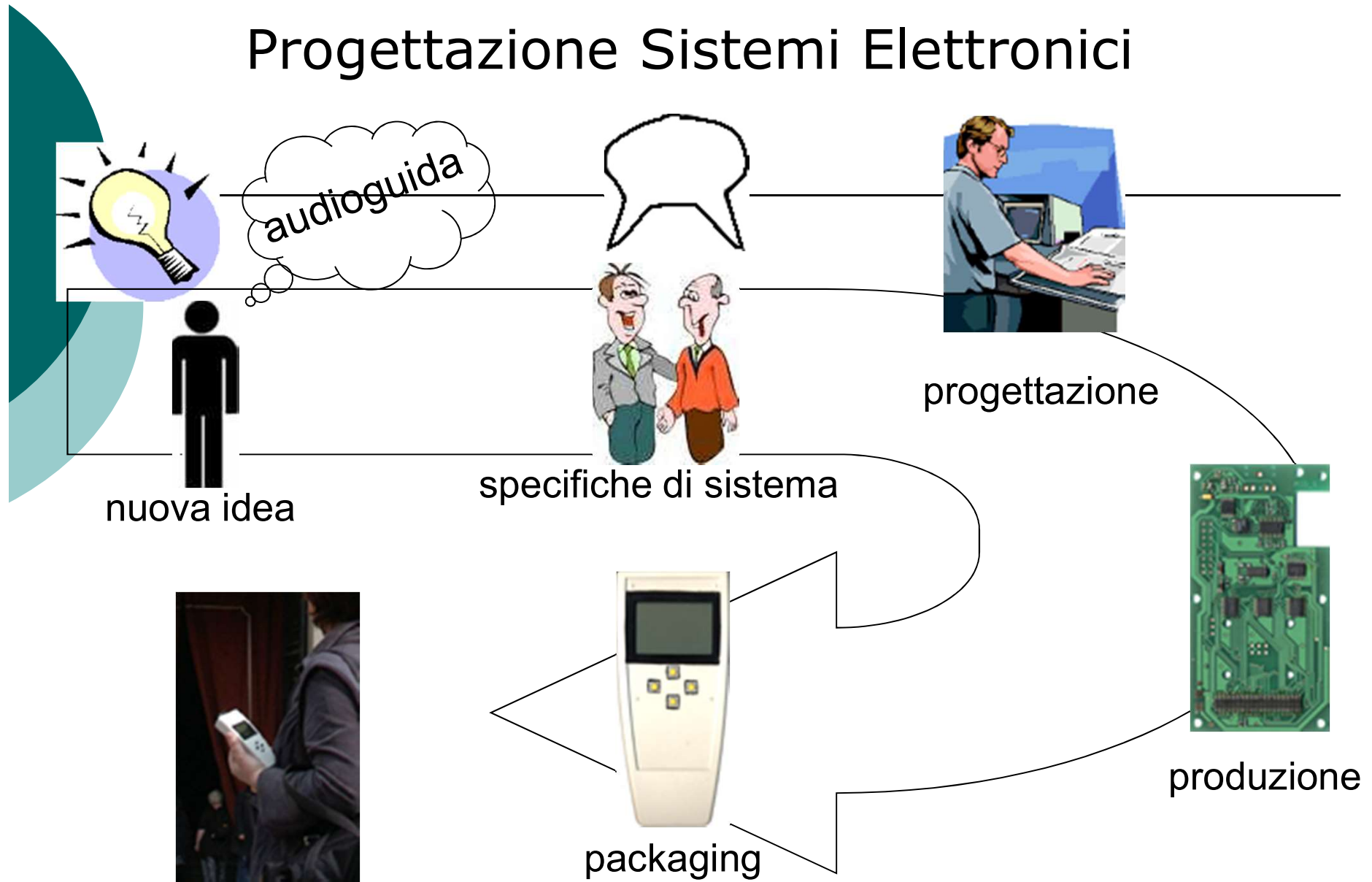
FPGA

Hardware Language

Interfacce

Board

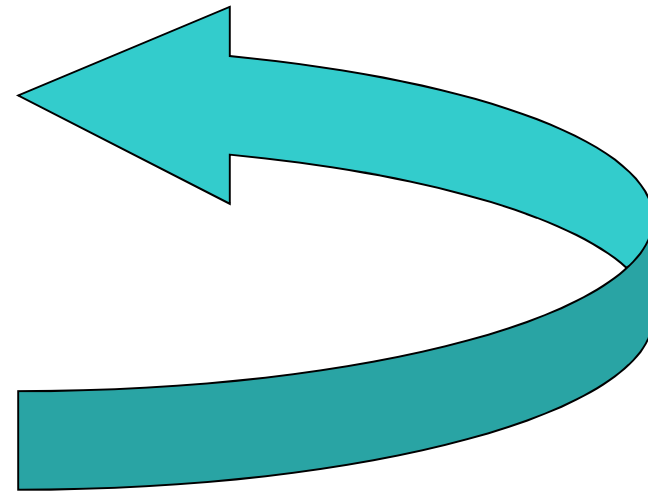
Progettazione Sistemi Elettronici



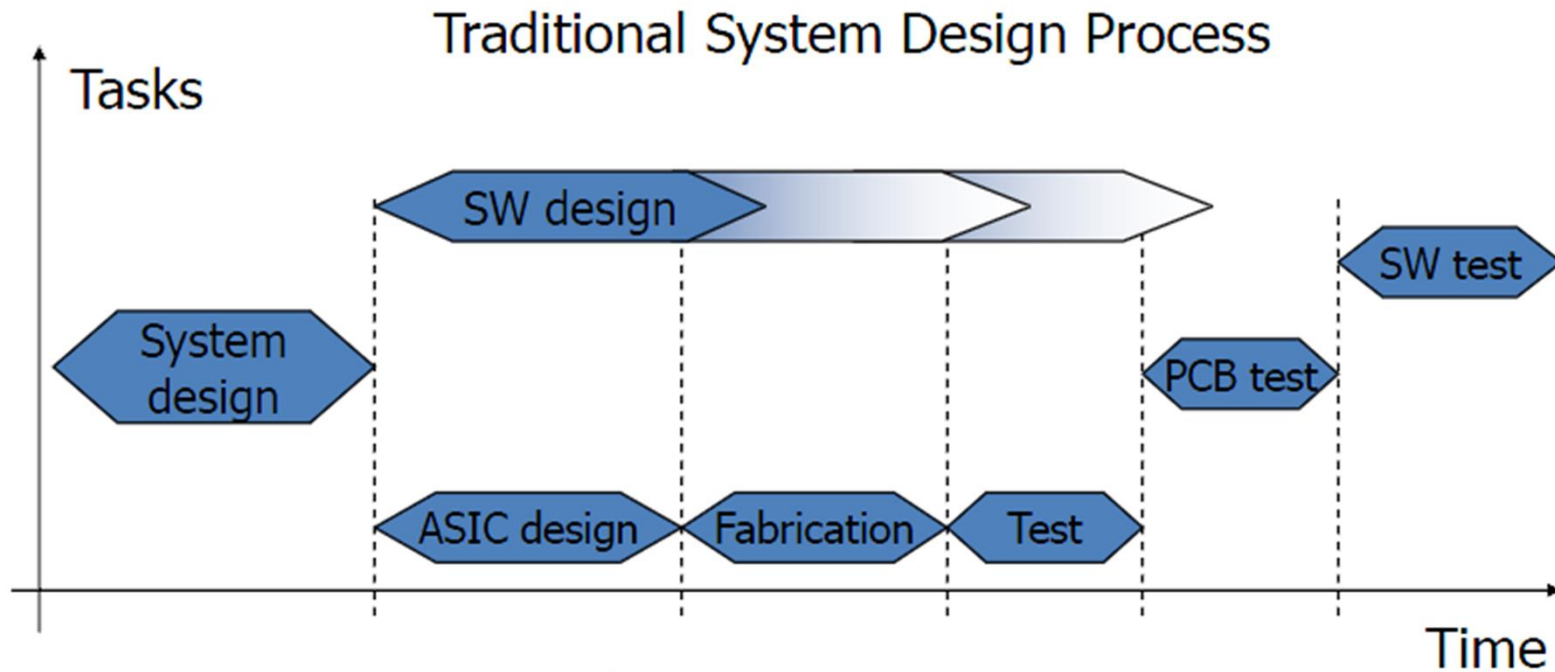


Flusso di Progettazione

- Descrizione del sistema
- Studio di fattibilità
- Progettazione schede elettroniche
- Sviluppo software
- Realizzazione campioni di prova
- Verifica di funzionalità
- Packaging
- Produzione

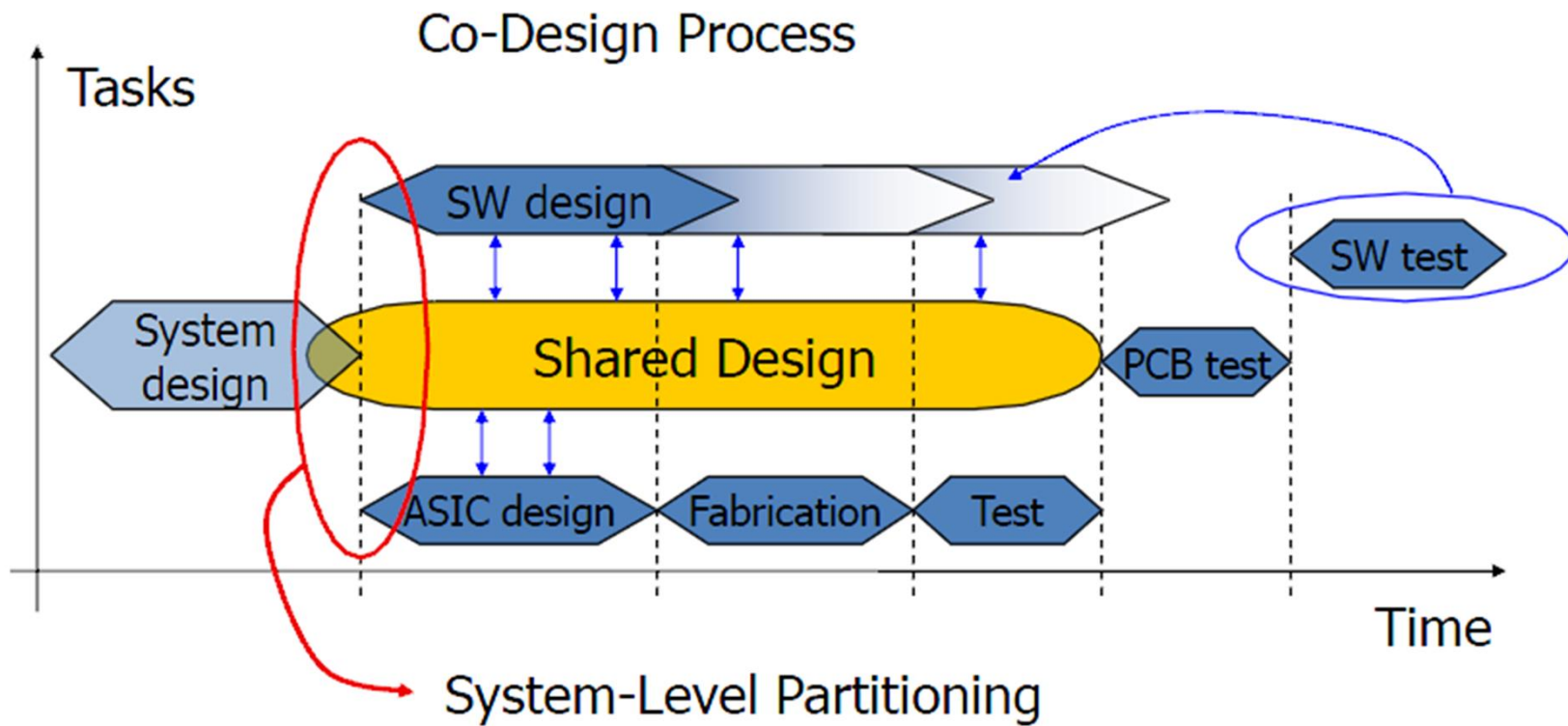


Flusso di Progettazione



Copyright J. Madsen,
some modifications applied

Flusso di Progettazione





Flusso di Progettazione

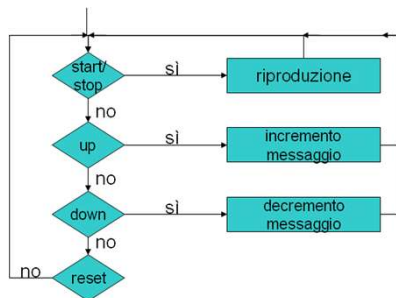
System-Level Partitioning

- Soluzione completamente hardware
 - High performance due to *Parallelism*
 - High cost and long time of ASIC fabrication
- Soluzione completamente software
 - High-performance, low-cost processors
 - Operation serialization
 - Lack of support for specific tasks

Descrizione del Sistema

Linguaggio di descrizione:

- Architettura di un sistema Elettronico:
 - Schemi a blocchi di un sistema Elettronico
 - Sistemi di alimentazione
 - Sistemi Analogico Digitali
 - Sistemi digitali
- Microcontrollori:
 - Famiglie di microcontrollori, Analisi della architettura del processore e del Chip
 - Sistema di memoria: ROM, RAM, FLASH e memorie esterne
 - Sistemi ausiliari: timers, power management, system reset
 - Periferiche di input in sistemi a microcontrollore: Interfacce seriali, parallele, convertitori A/D
 - Periferiche di output per sistemi a microcontrollore: PWM, LCD, convertitori D/A
 - Esempi pratici in laboratorio
- Logiche Programmabili:
 - Concetti fondamentali e storia delle logiche programmabili (PLD, CPLD, FPGA)
 - Tecnologie di fabbricazione (fusibili/antifusibili, mask-programming, PROM, EPROM, EEPROM, FLASH, SRAM)
 - Architettura interna delle FPGA
 - FPGA commerciali e software di programmazione
 - Trattato di Architettura e Programmazione di Logiche Programmabili



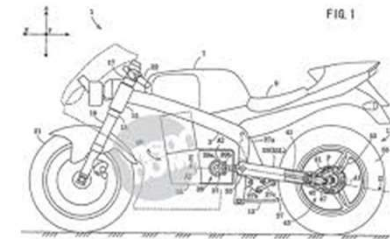
➤ Testo

➤ Diagramma di flusso

➤ Disegni

➤ Software

➤ Formule matematiche



Descrizione del Sistema

Cosa deve contenere:

- Funzionalità
- Ambiti di utilizzo
- Le aspettative/capacità dell'utilizzatore





Esempio : Audioguida

Oggetto portatile contenente la descrizione audio delle opere presenti all'interno del museo. L'oggetto deve avere le stesse funzionalità di un lettore CD-ROM.

Caratteristiche fondamentali sono:

- Leggerezza: il peso deve essere il minore possibile
- Robustezza: utilizzo al pubblico, riduzione dei guasti
- Autonomia: almeno una giornata
- Capacità: deve contenere una quantità di parlato in proporzione alle dimensioni del museo
- Basso costo



Studio di Fattibilità

- Traduzione in linguaggio tecnico del sistema
- Definizione dei vincoli di progetto
- Verifica tecnologica di fattibilità
- Stesura rapporto

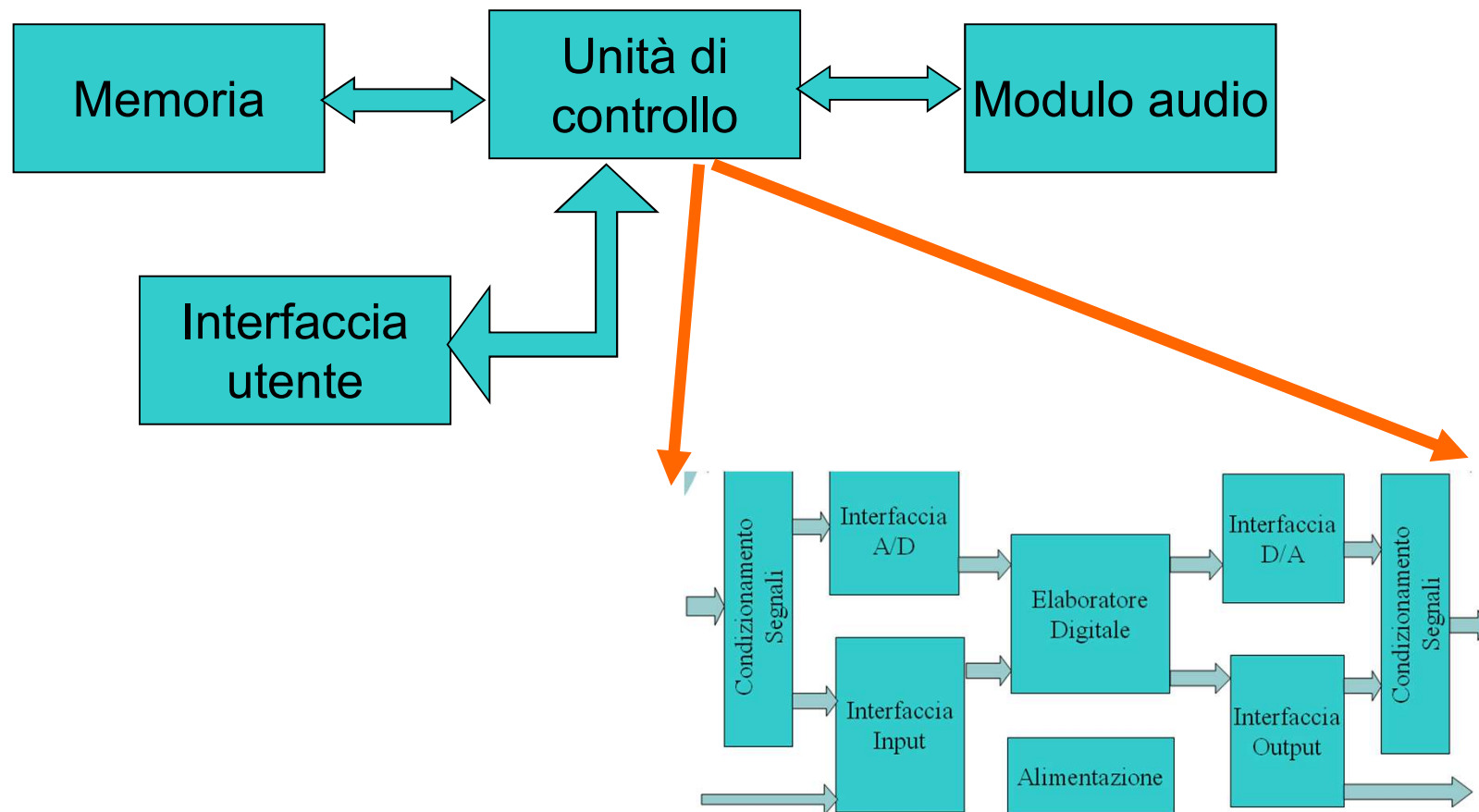


Traduzione in linguaggio tecnico del sistema

- Schema a Blocchi
- Diagramma di flusso
- Linguaggio di programmazione
- Formule matematiche
- Disegni
- Software

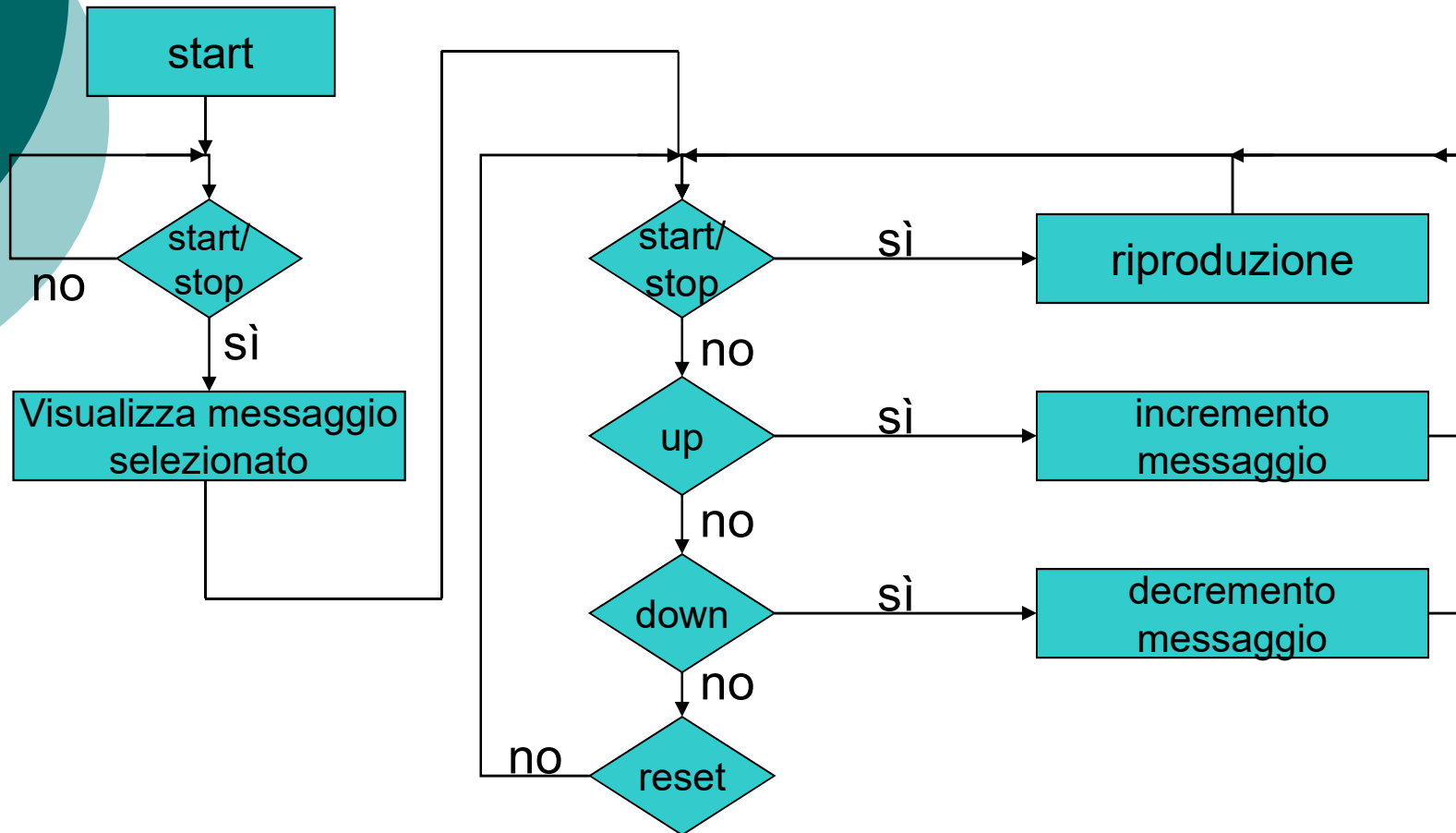
Traduzione in linguaggio tecnico del sistema

Es: Lettore mp3



Traduzione in linguaggio tecnico del sistema

Es: Lettore Cd-rom





Vincoli di Progettazione - I

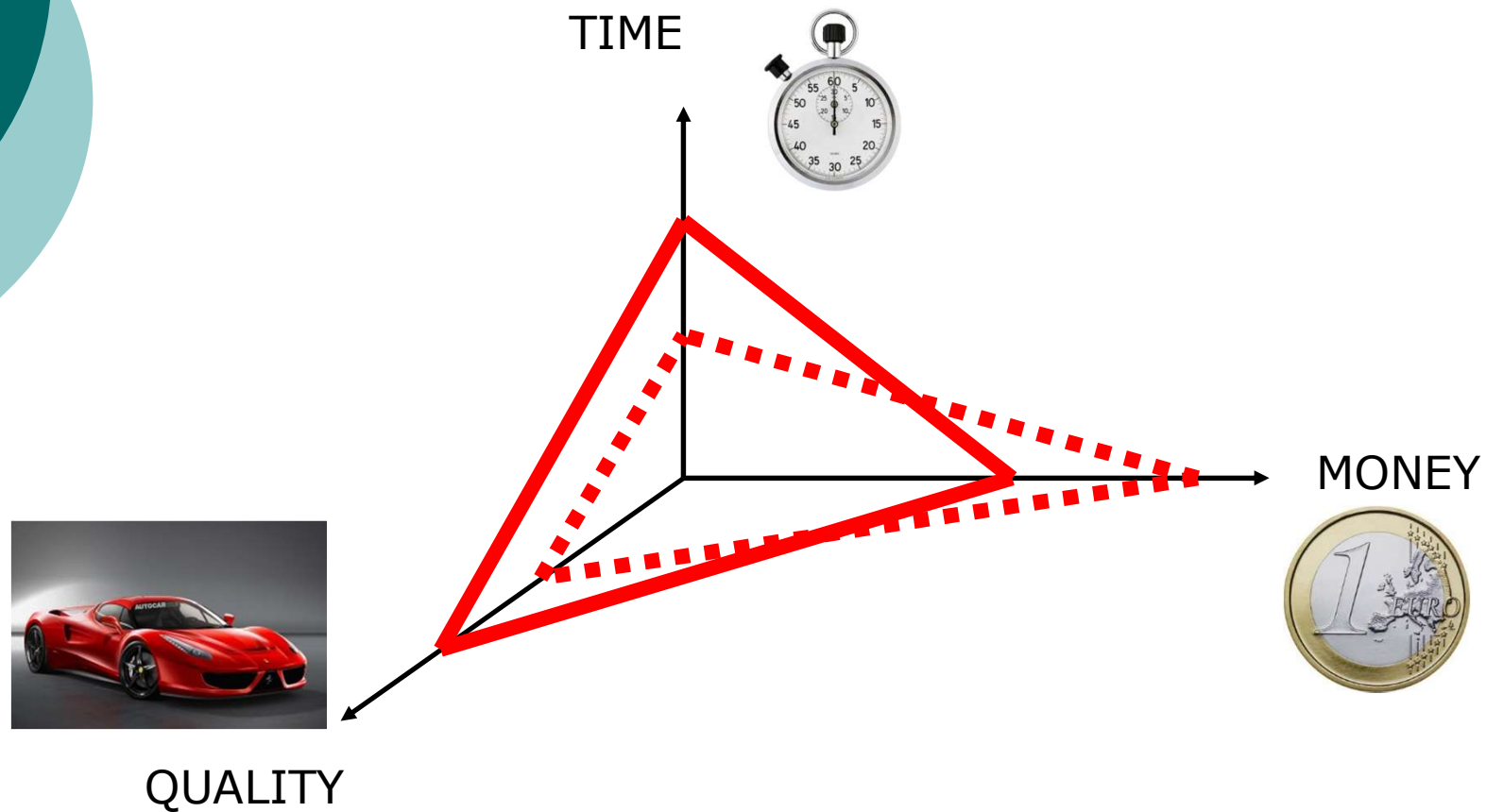
- Geometrici e meccanici
 - Peso
 - Dimensioni (personalizzate, standard..)
- Ambientali
 - Temperatura
 - Umidità
 - Ambienti particolari (vuoto, spazio, acqua..)
 - Materiali di contatto



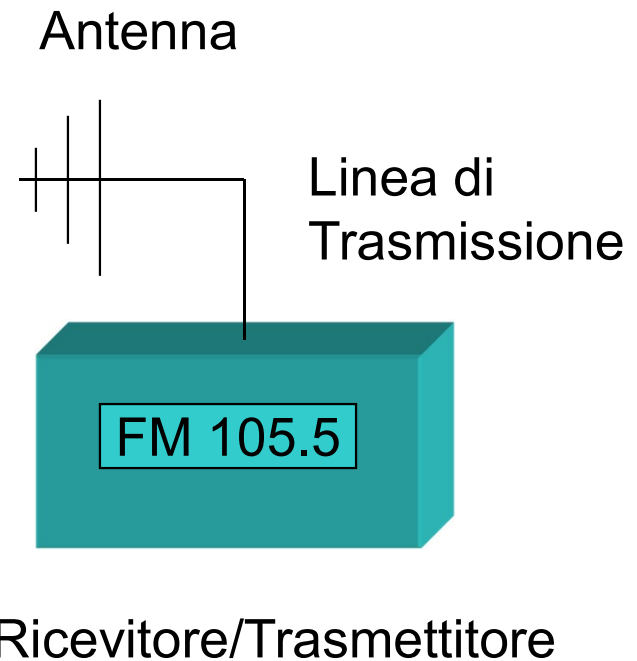
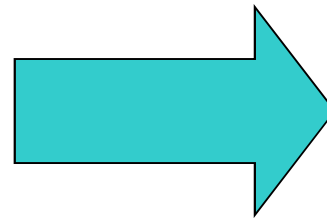
Vincoli di Progettazione - II

- Elettrici
 - Tensioni di Alimentazioni
 - Consumo di Potenza
 - Frequenze di funzionamento
- Economici
 - Tempi produzione
 - Costi di produzione
- Normative di Legge
 - Compatibilità Elettromagnetica
 - Sicurezza

Time to market



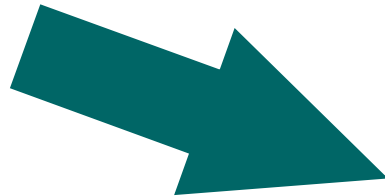
Compatibilità Elettromagnetica (EMC)



Compatibilità Elettromagnetica (EMC)

Due principi di base

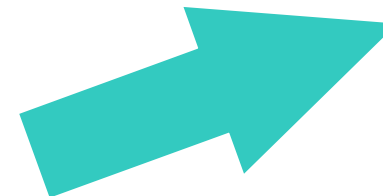
Suscettibilità



A onde elettromagnetiche



Emissione

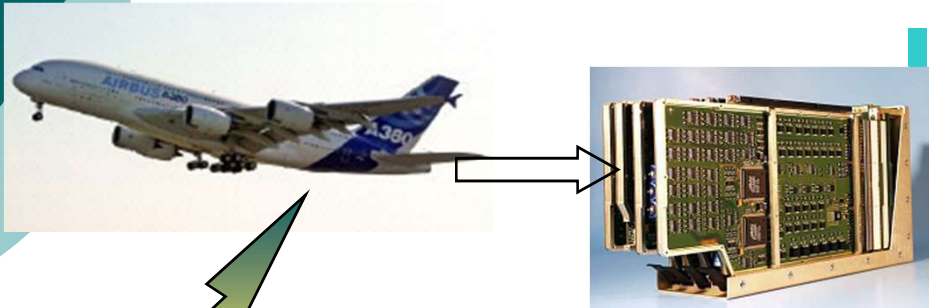


Di energia
elettromagnetica

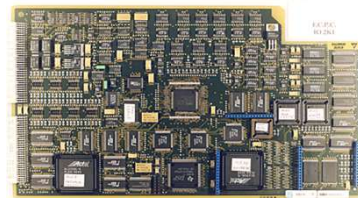
Compatibilità Elettromagnetica (EMC)

Suscettibilità

Sistemi



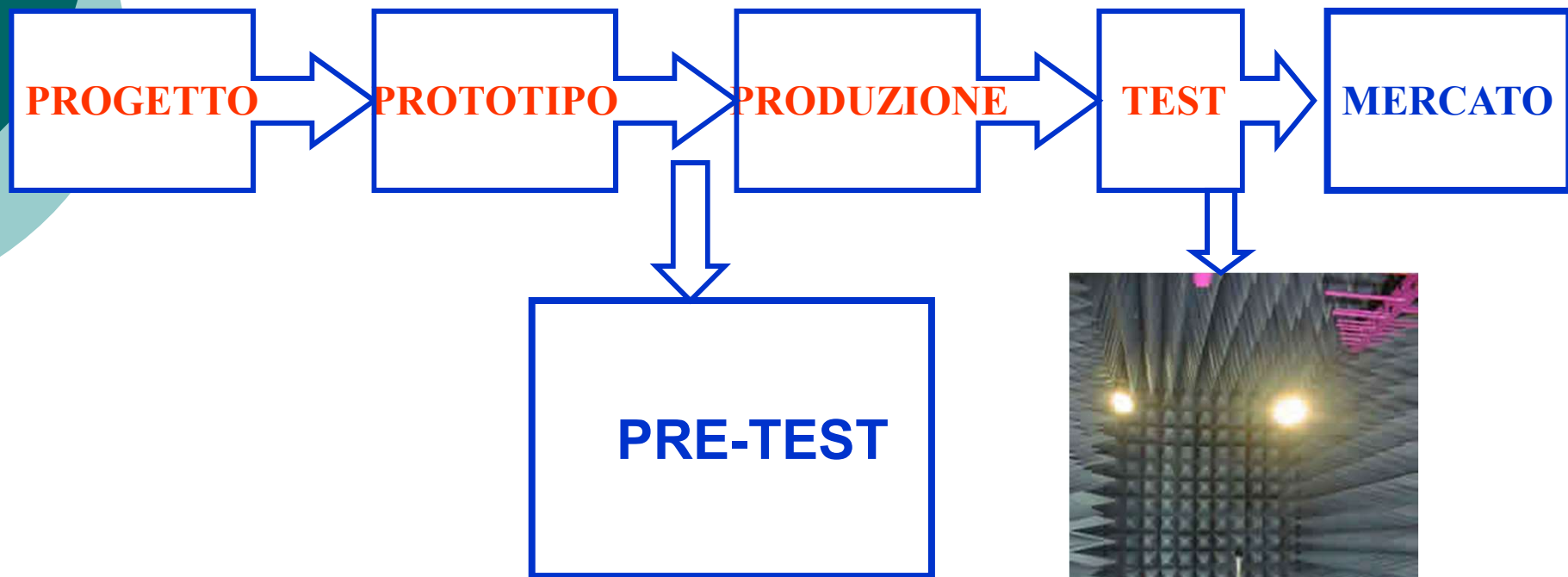
Schede



Emissione

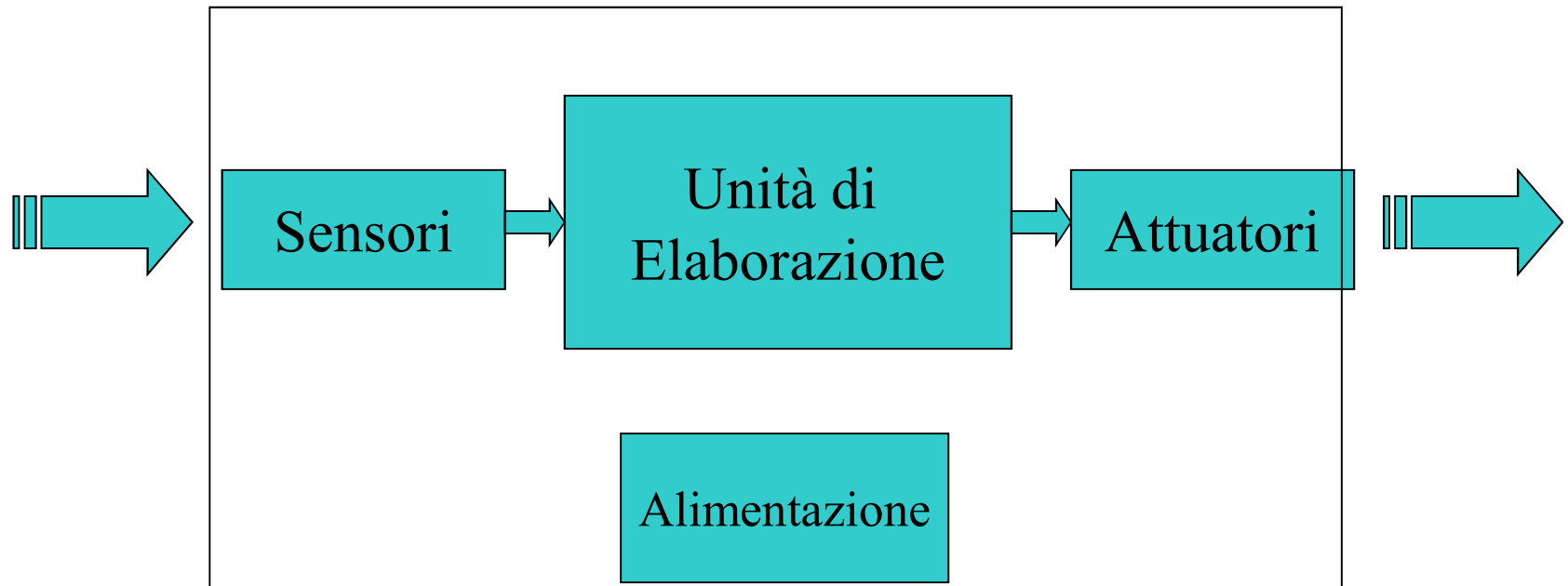


Compatibilità Elettromagnetica (EMC)



Integrazione nel processo di Progettazione

Architettura Generale Sistemi Elettronici



$$\mathbf{X(t)} \quad > \quad \mathbf{Y(t) = f(X(t), t, \dots)} \quad > \quad \mathbf{Y(t)}$$



Architettura Generale Sistemi Elettronici

Sensori

Trasforma la grandezza fisica che si vuole acquisire in un segnale elettrico (tensione, corrente, resistenza, capacità..)

- Temperatura > Termistori, termocoppie
- Luce > Foto diodi, Foto transistori
- Forza > Piezoelettrici
- Posizione > Potenzimetri
- Audio > Microfoni



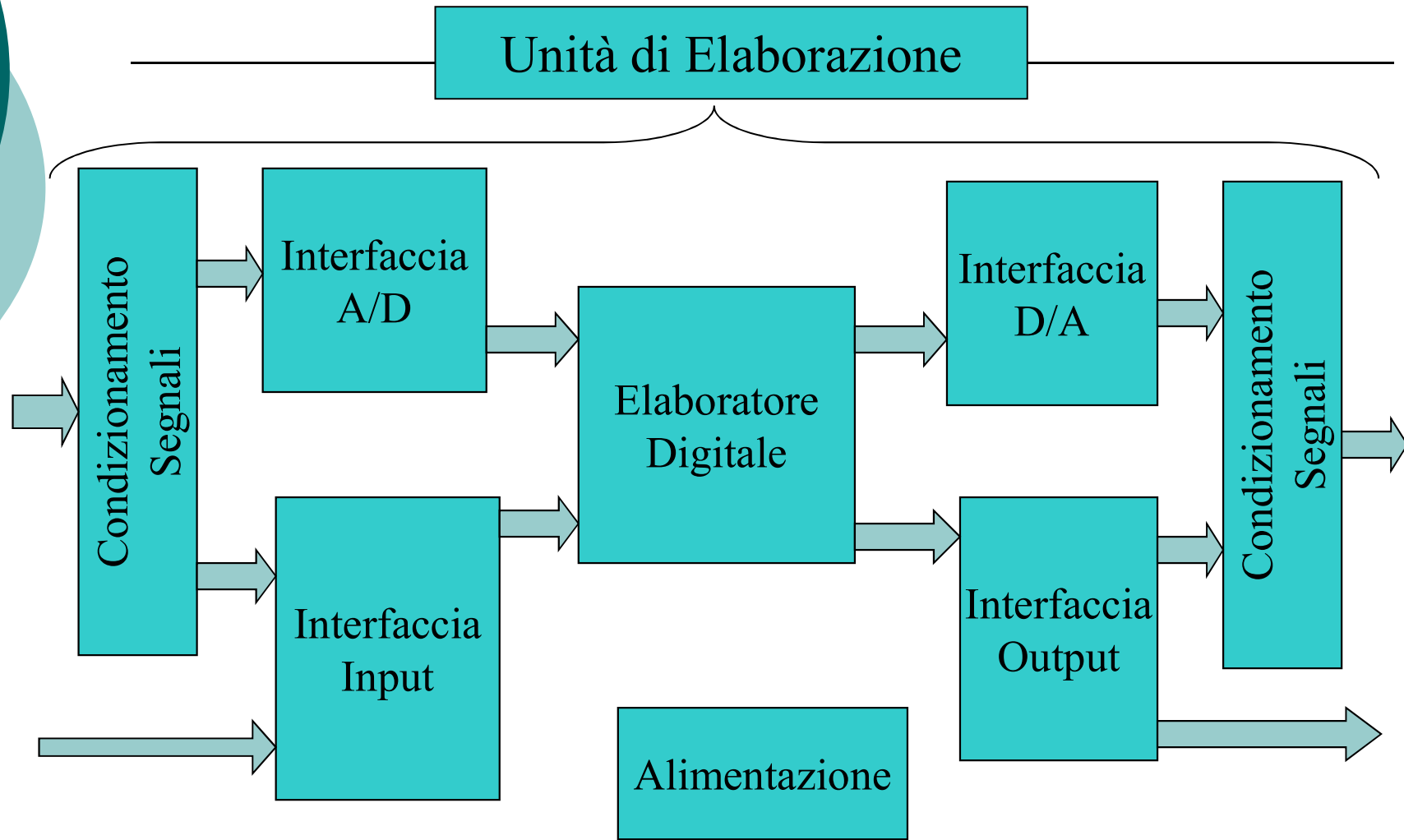
Architettura Generale Sistemi Elettronici

Attuatori

Trasforma il segnale elettrico nella grandezza fisica di interesse
Svolgono la funzione inversa dei sensori.

- Resistori > Calore
- Diodi Led > Luce
- Solenoidi > Forza
- Motori > Posizione
- Altoparlanti > Audio

Architettura Generale Sistemi Elettronici



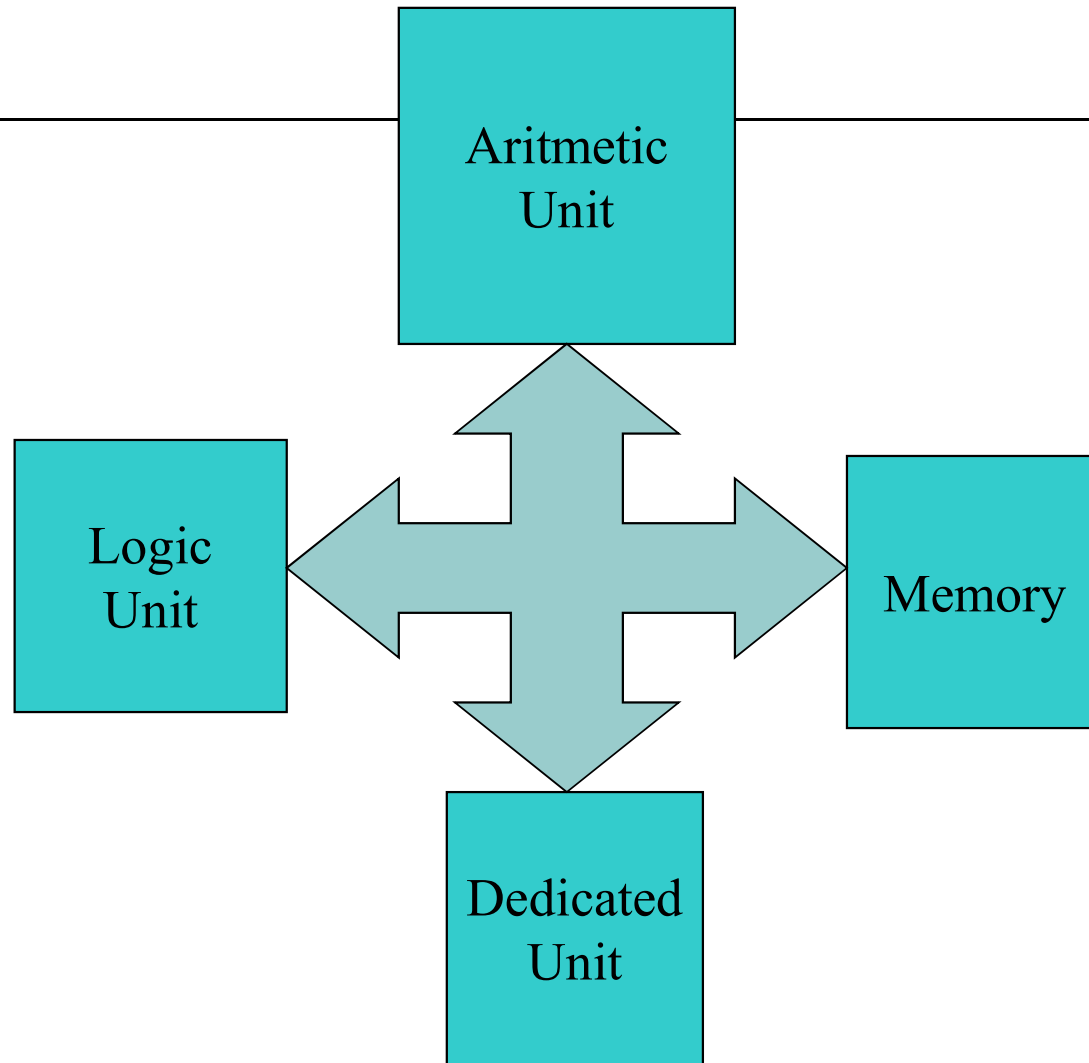


Elaboratore Digitale

- Genera i segnali digitali di output in base ai segnali digitali di Input e alla funzione da realizzare.
 - Elaborazioni Lineari
 - Elaborazioni Non lineari

- Controlla il funzionamento dei moduli di interfaccia
 - Programmazione
 - Attivazione/Disattivazione

Elaboratore Digitale



Elaboratore Digitale : Metriche di Valutazione

Elaborazione:

Frequenza di clock

➤ Istruzioni per secondo

➤ Latenza (tempo di risposta) :

➤ tempo fra l'inizio e la fine dell'elaborazione

➤ Throughput

➤ Tasks per second

Difficile da definire in generale. Dipendenti dal tipo di applicazione.



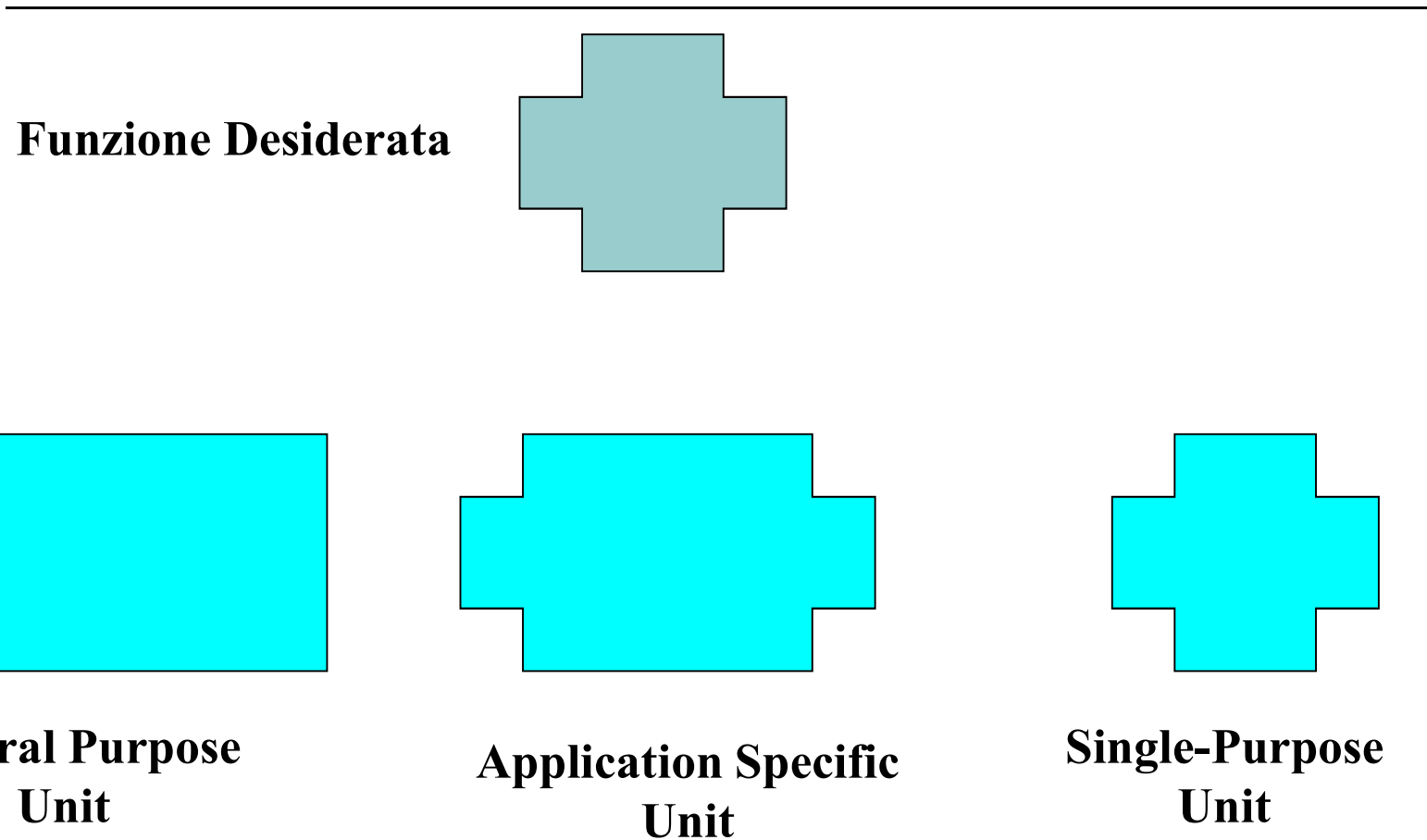
Elaboratore Digitale : Metriche di Valutazione

Elettriche:

- Consumi
- Tensioni di alimentazioni
- Immunità ai disturbi
- Precisione

Difficile da definire in generale. Dipendenti dal tipo di applicazione.

Elaboratore Digitale : Metriche di Valutazione



Tecnologie: Logica Standard

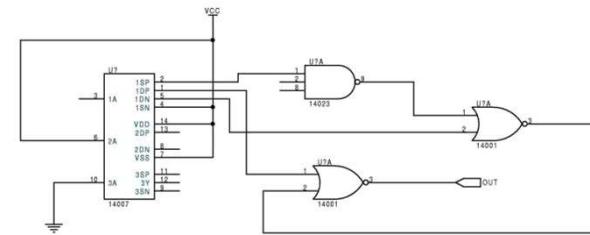
- Bassa densità di integrazione
- Alto Consumo
- Funzione legata strettamente all'hardware



variazioni

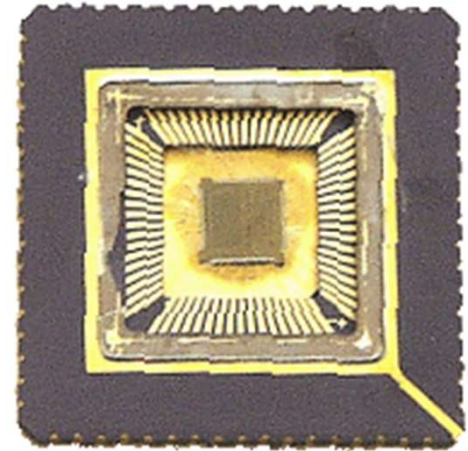


variazioni hardware



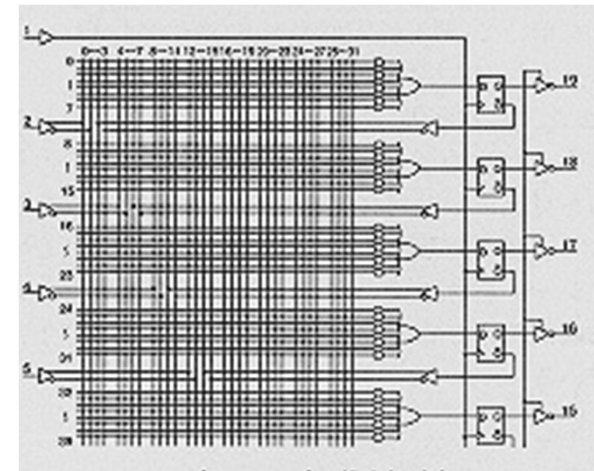
Tecnologie: ASIC (Application Specific Integrated Circuit)

- Alta densità di integrazione
- Vincolato all'applicazione
- Alti costi di progettazione
 - ↳ necessità di alti numeri di produzione
- Impossibilità di variazioni
 - ↳ Riprogettazione completa



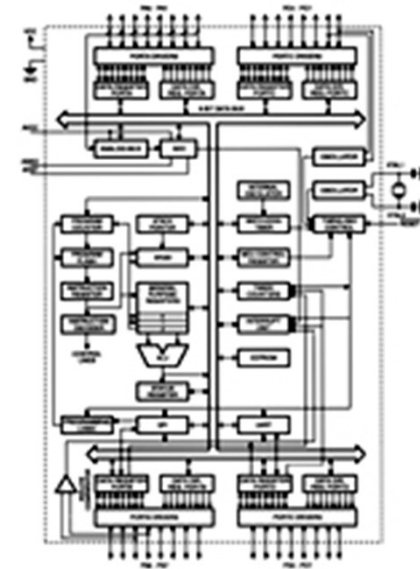
Tecnologie: FPGA (Field Programmable Gate Array)

- Logica standard programmabile
- Alta densità di integrazione
- Elevata velocità



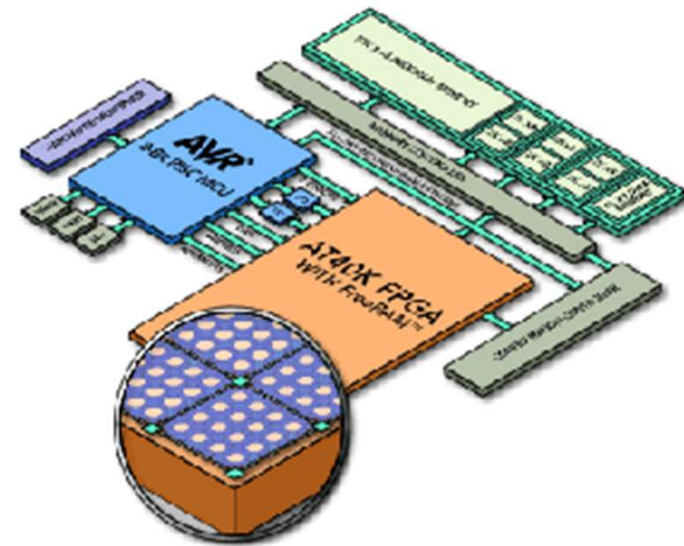
Tecnologie: Microprocessori

- Alta densità di integrazione
- Programmabilità
- Elevata flessibilità
- Velocità di calcolo variabile (costo)



Tecnologie: Microprocessori - FPGA

- Alta densità d'integrazione
- Velocità di calcolo
- Flessibilità

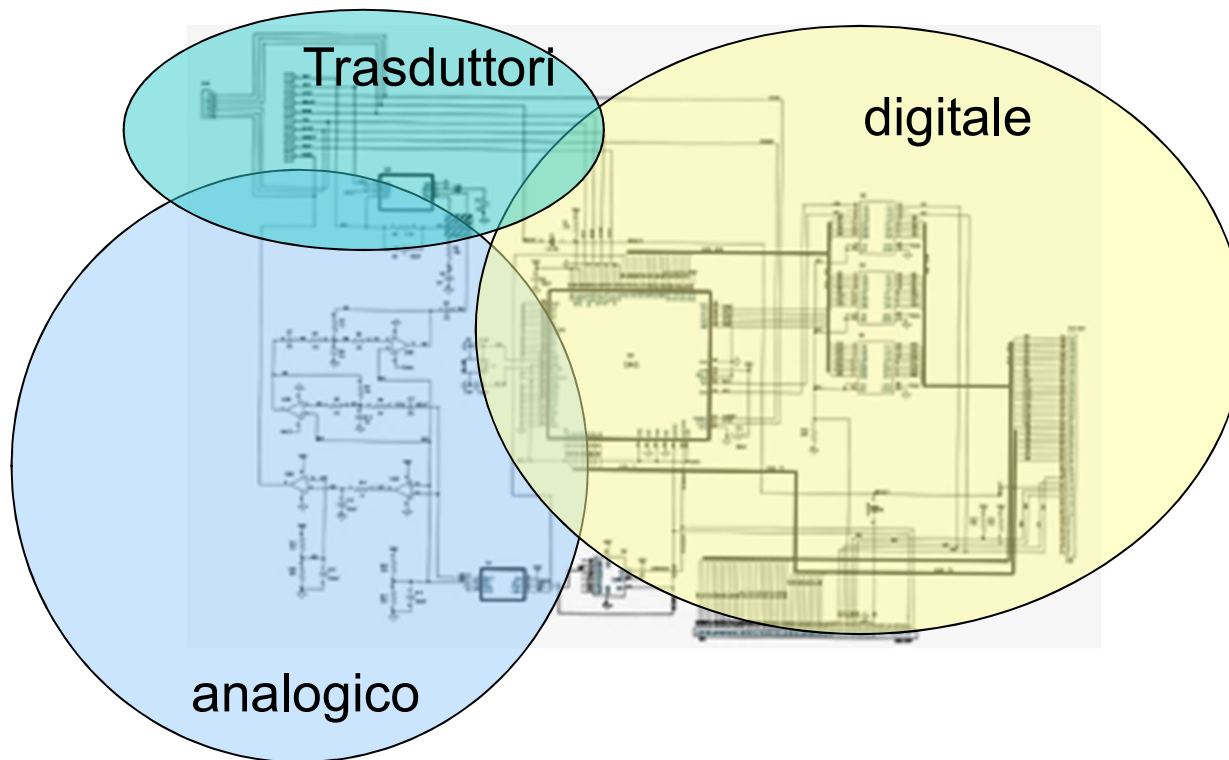




Esempio: Tecnologia Audioguida

- Algoritmo di decompressione
 - ↳ ASIC
- Controllo dispositivi interfaccia
 - ↳ Microcontrollore
- Funzioni di contorno
 - ↳ Logica standard

Struttura Complessiva





Progettazione Schede : Scelta Componenti

- Campo di applicazione

 - ✓ Analogico

 - ✓ Digitale

 - ✓ Analogico/digitale

- Compatibilità dei vincoli elettrici (alimentazione, frequenza)

- Individuazione integrato che più si avvicina alla funzione da realizzare

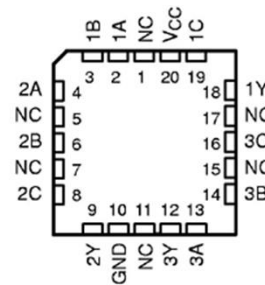
- Costo

- Reperibilità

Componenti Digitali

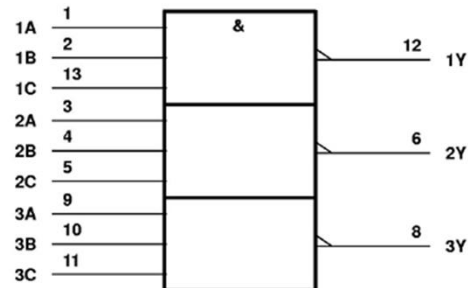
FUNCTION TABLE
(each gate)

INPUTS			OUTPUT
A	B	C	Y
H	H	H	L
L	X	X	H
X	L	X	H
X	X	L	H



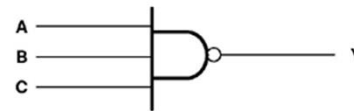
NC – No internal connection

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.
Pin numbers shown are for the D, J, and N packages.

logic diagram, each gate (positive logic)



Componenti Analogici

FEATURES

- **LOW NOISE:** $1\text{nV}/\sqrt{\text{Hz}}$
- **LOW THD+N:** 0.0009% at 1kHz, $G = 100$
- **HIGH GBW:** 100MHz at $G = 1000$
- **WIDE SUPPLY RANGE:** $\pm 9\text{V}$ to $\pm 25\text{V}$
- **HIGH CMRR:** $>100\text{dB}$
- **BUILT-IN GAIN SETTING RESISTORS:**
 $G = 1, 100$
- **UPGRADES AD625**

DESCRIPTION

The INA103 is a very low noise, low distortion monolithic instrumentation amplifier. Its current-feedback circuitry achieves very wide bandwidth and excellent dynamic response. It is ideal for low-level audio signals such as balanced low-impedance microphones. The INA103 provides near-theoretical limit noise performance for 200Ω source impedances. Many industrial applications also benefit from its low noise and wide bandwidth.

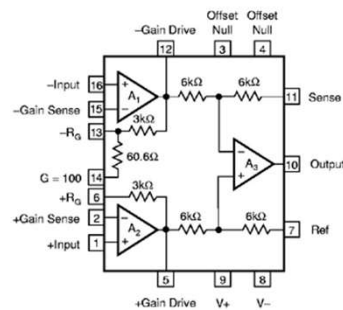
Unique distortion cancellation circuitry reduces distortion to extremely low levels, even in high gain. Its balanced input, low noise and low distortion provide superior performance compared to transformer-coupled microphone amplifiers used in professional audio equipment.

The INA103's wide supply voltage (± 9 to $\pm 25\text{V}$) and high output current drive allow its use in high-level audio stages as well. A copper lead frame in the plastic DIP assures excellent thermal performance.

APPLICATIONS

- **HIGH QUALITY MICROPHONE PREAMPS (REPLACES TRANSFORMERS)**
- **MOVING-COIL PREAMPLIFIERS**
- **DIFFERENTIAL RECEIVERS**
- **AMPLIFICATION OF SIGNALS FROM: Strain Gages (Weigh Scale Applications) Thermocouples Bridge Transducers**

The INA103 is available in 16-pin plastic DIP and SOI-16 surface-mount packages. Commercial and Industrial temperature range models are available.



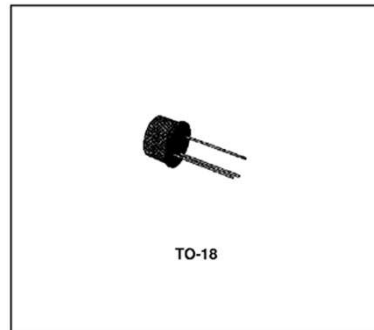
All specifications at $I_A = \pm 20\mu\text{A}$, $V_S = \pm 10\text{V}$ and $R_L = \infty\Omega$, unless otherwise noted.

PARAMETER	CONDITIONS	INA103KP, KU			UNITS
		MIN	TYP	MAX	
GAIN		1		1000	
Range of Gain			$G = 1 + 6k\Omega/R_G$		V/V
Gain Equation (1)					V/V
Gain Error, DC $G = 1$	$\pm 10\text{V}$ Output		0.005	0.05	%
			0.07	0.25	%
Gain Temp. Co. $G = 1$	$\pm 10\text{V}$ Output		0.05		%
Equation			10		ppm/°C
Nonlinearity, DC $G = 1$	$\pm 10\text{V}$ Output		25		ppm/°C
Equation			25		ppm/°C
			0.0003	0.01	% of FS(2)
			0.0006	0.01	% of FS
OUTPUT					
Voltage, $R_L = 600\Omega$	$T_A = T_{MIN}$ to T_{MAX}	± 11.5	± 12		V
$R_L = 600\Omega$	$V_S = \pm 25$, $T_A = 25^\circ\text{C}$	± 20	± 21		V
Current					mA
Short Circuit Current					mA
Capacitive Load Stability					nF
INPUT OFFSET VOLTAGE					
Initial Offset RTI(3)			(30 + 1200/G)	(250 + 5000/G)	μV
(KU Grade)					$\mu\text{V}/^\circ\text{C}$
vs Temp $G = 1$ to 1000	$T_A = T_{MIN}$ to T_{MAX}		1 + 20/G		$\mu\text{V}/^\circ\text{C}$
$G = 1000$	$T_A = T_{MIN}$ to T_{MAX}		0.2 + 8/G	4 + 60/G	$\mu\text{V}/^\circ\text{C}$
vs Supply					$\mu\text{V}/\text{V}$
INPUT BIAS CURRENT					
Initial Bias Current			2.5	12	μA
vs Temp	$T_A = T_{MIN}$ to T_{MAX}		15		nA/°C
Initial Offset Current			0.04	1	μA
vs Temp	$T_A = T_{MIN}$ to T_{MAX}		0.5		nA/°C
INPUT IMPEDANCE					
Differential Mode			60 2		$\text{M}\Omega$ pF
Common-Mode			60 5		$\text{M}\Omega$ pF
INPUT VOLTAGE RANGE					
Common-Mode Range(4)			± 11	± 12	V
CMR					
$G = 1$	DC to 60Hz		72	86	dB
$G = 100$	DC to 60Hz		100	125	dB
INPUT NOISE					
Voltage(5)	$R_S = 60\Omega$				nV/ $\sqrt{\text{Hz}}$
10Hz			2		nV/ $\sqrt{\text{Hz}}$
100Hz			1.2		nV/ $\sqrt{\text{Hz}}$
1kHz			1		nV/ $\sqrt{\text{Hz}}$
Current, 1kHz			2		pA/ $\sqrt{\text{Hz}}$
OUTPUT NOISE					
Voltage	1kHz		85		nV/ $\sqrt{\text{Hz}}$
A Weighted, 20Hz-20kHz	20Hz-20kHz		-100		dBu
DYNAMIC RESPONSE					
-3dB Bandwidth: $G = 1$	Small Signal		6		MHz
$G = 100$	Small Signal		800		kHz
Full Power Bandwidth			240		kHz
$V_{OPP} = \pm 10\text{V}$, $R_L = 600\Omega$			15		V/ μs
Slew Rate	$G = 1$ to 500		0.0009		%
THD + Noise	$G = 100$, $f = 1\text{kHz}$				
Settling Time 0.1%	$V_O = 20\text{V}$ Step		1.7		μs
$G = 1$			1.5		μs
$G = 100$					
Settling Time 0.01%	$V_O = 20\text{V}$ Step		2		μs
$G = 1$			3.5		μs
$G = 100$					
Overload Recovery(6)	50% Overdrive		1		μs

Componenti Discreti

DESCRIPTION

The BC107, BC108 and BC109 are silicon planar epitaxial NPN transistors in TO-18 metal case. They are suitable for use in driver stages, low noise input stages and signal processing circuits of television receivers. The complementary PNP types are respectively the BC177, BC178 and BC179.



INTERNAL SCHEMATIC DIAGRAM



BC107-BC108-BC109

THERMAL DATA

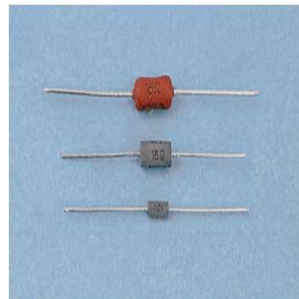
$R_{th\ j-case}$	Thermal Resistance Junction-case	Max	200	$^{\circ}C/W$
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	Max	500	$^{\circ}C/W$

ELECTRICAL CHARACTERISTICS ($T_{amb} = 25\ ^{\circ}C$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cutoff Current ($I_E = 0$)	for BC107 $V_{CB} = 40\ V$ for BC108-BC 109 $V_{CB} = 20\ V$ $T_{amb} = 150\ ^{\circ}C$			15 15	nA μA
$V_{(BR)CBO}$	Collector-base Breakdown Voltage ($I_E = 0$)	$I_C = 10\ \mu A$ for BC107 for BC108 for BC109	50 30 30			V V V
$V_{(BR)CEO}^*$	Collector-emitter Breakdown Voltage ($I_B = 0$)	$I_C = 10\ mA$ for BC107 for BC108 for BC109	45 20 20			V V V
$V_{(BR)EBO}$	Emitter-base Breakdown Voltage ($I_C = 0$)	$I_E = 10\ \mu A$ for BC107 for BC108 for BC109	6 5 5			V V V
$V_{CE(sat)}^*$	Collector-emitter Saturation Voltage	$I_C = 10\ mA$ $I_C = 100\ mA$ $I_B = 0.5\ mA$ $I_B = 5\ mA$		70 200	250 600	mV mV
V_{BE}^*	Base-emitter Voltage	$I_C = 2\ mA$ $I_C = 10\ mA$ $V_{CE} = 5\ V$ $V_{CE} = 5\ V$	550	650 700	700 700	mV mV
$V_{BE(sat)}^*$	Base-emitter Saturation Voltage	$I_C = 10\ mA$ $I_C = 100\ mA$ $I_B = 0.5\ mA$ $I_B = 5\ mA$		750 900		mV mV

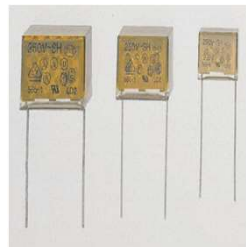
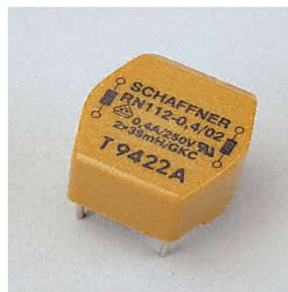
Componenti Passivi

- Resistenze
- Condensatori
- Induttanze

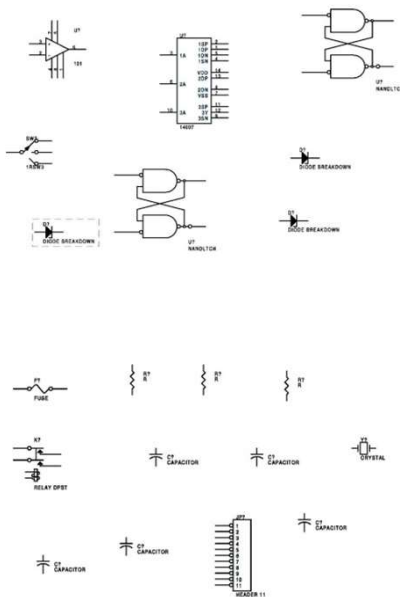


Parametri di scelta

- Valore (serie standard)
- Potenza Massima
- Tensione Massima
- Corrente Massima
- Dimensioni geometriche



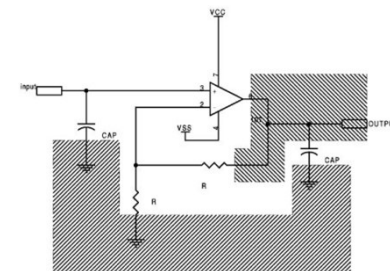
Realizzazione schema



Simboli

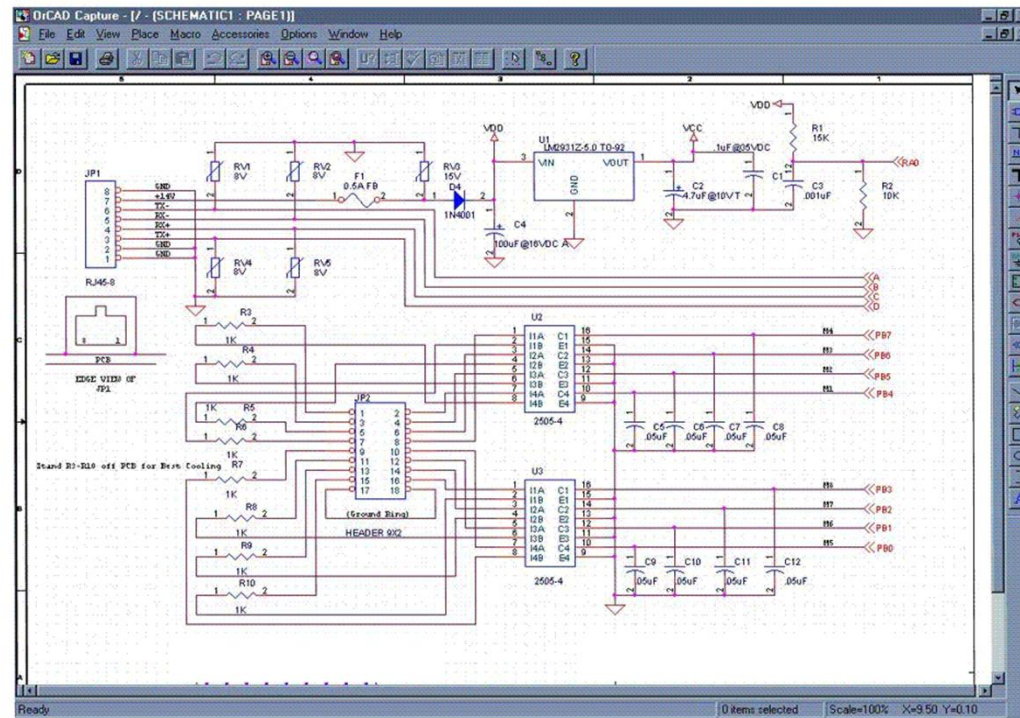


Lista collegamenti

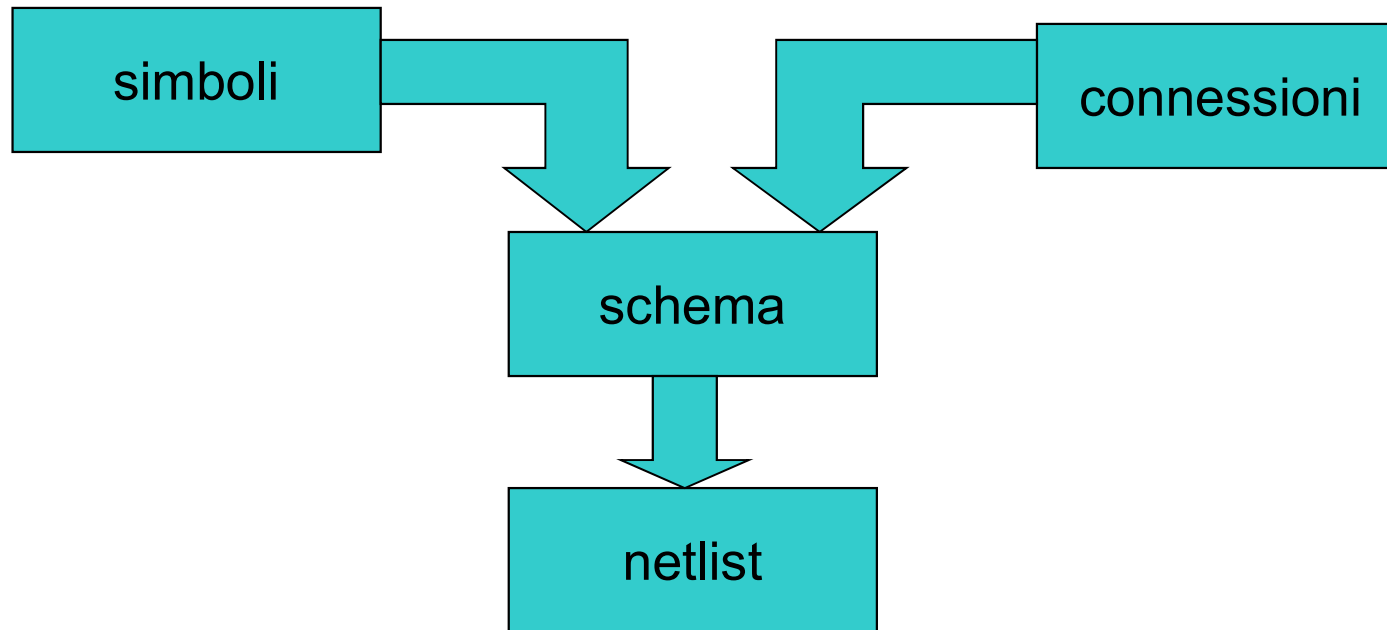


Schematico

Realizzazione schema: Sistema CAD Simbolico

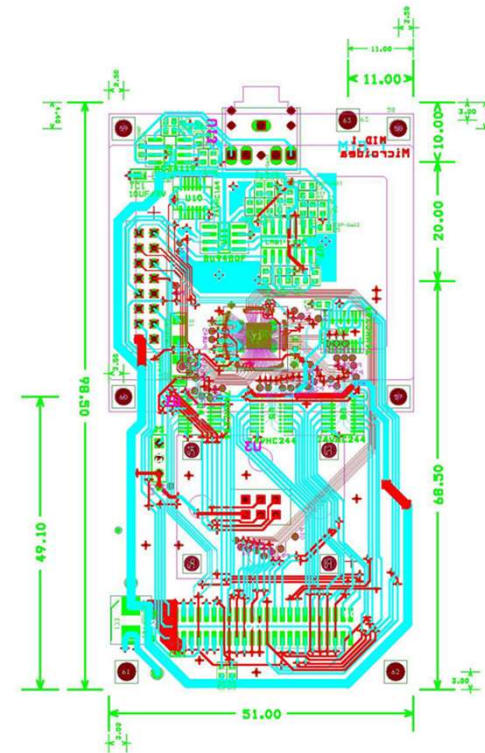
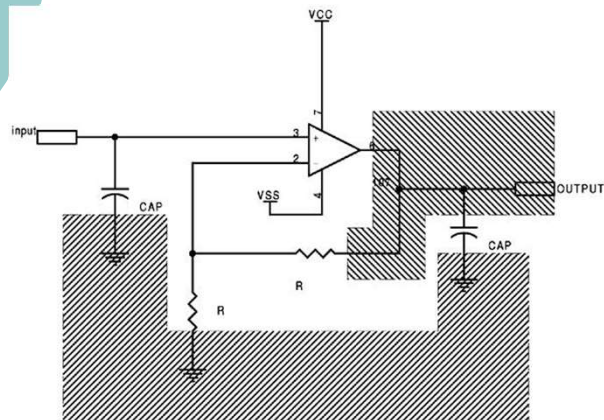


Realizzazione schema: Sistema CAD Simbolico

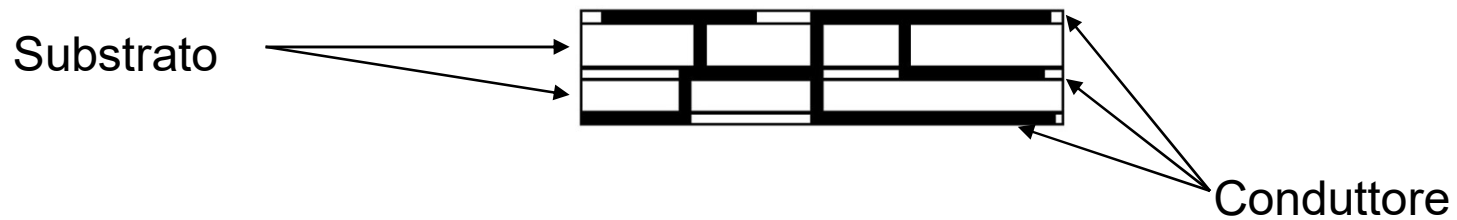


Realizzazione Layout

Generazione maschere per produzione PCB

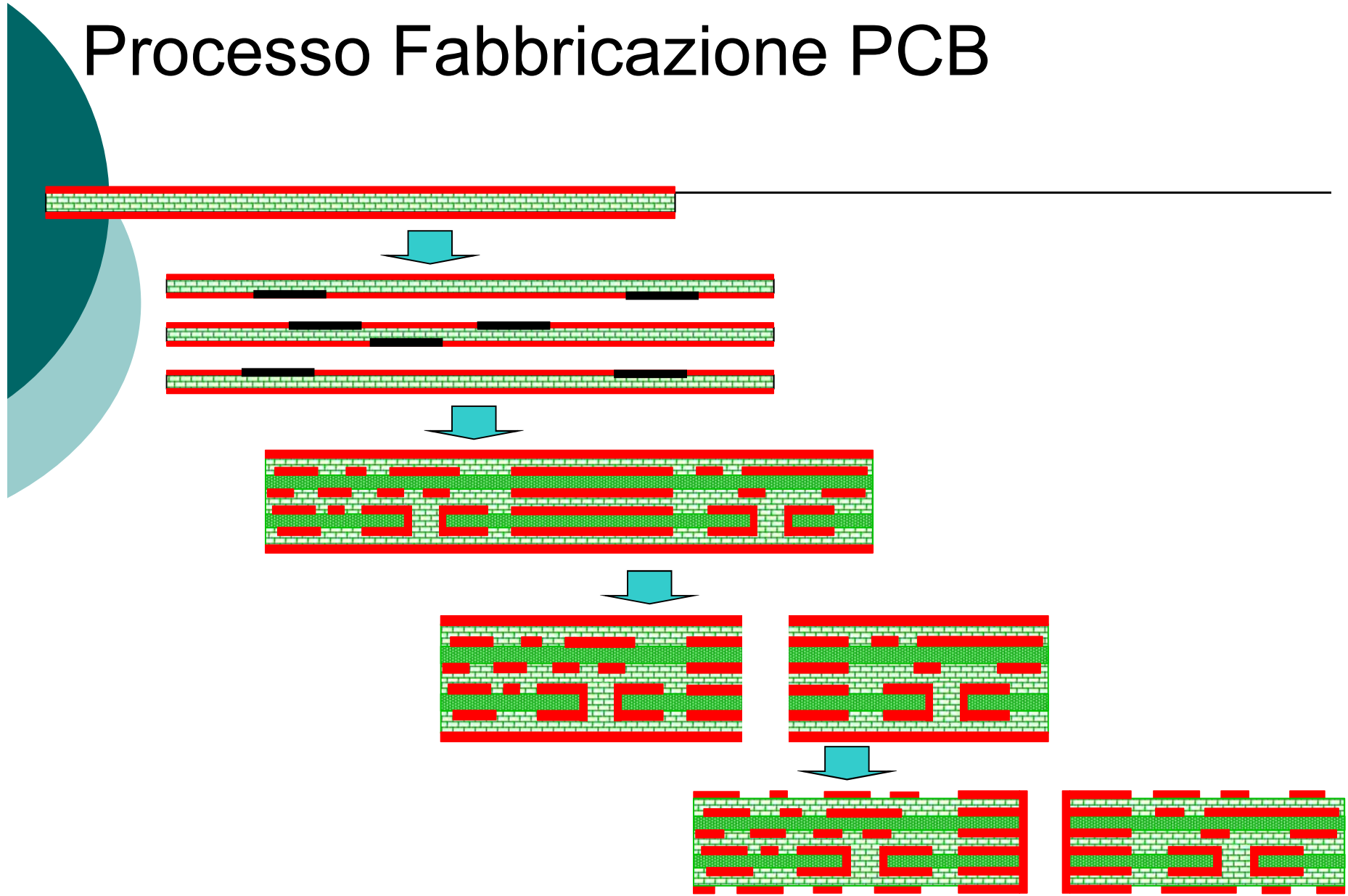


Struttura PCB

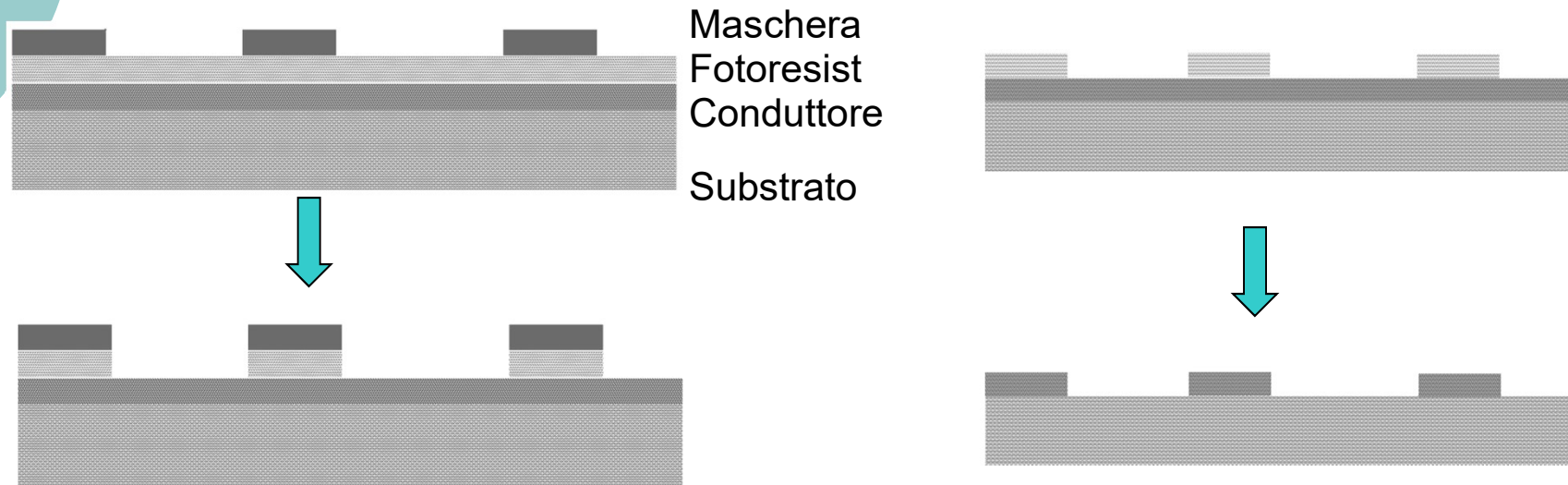


- Substrato ceramica, vetronite, ...
- Strati conduttori rame (da 1 a 10 strati)
- Dimensioni minime 4 mils

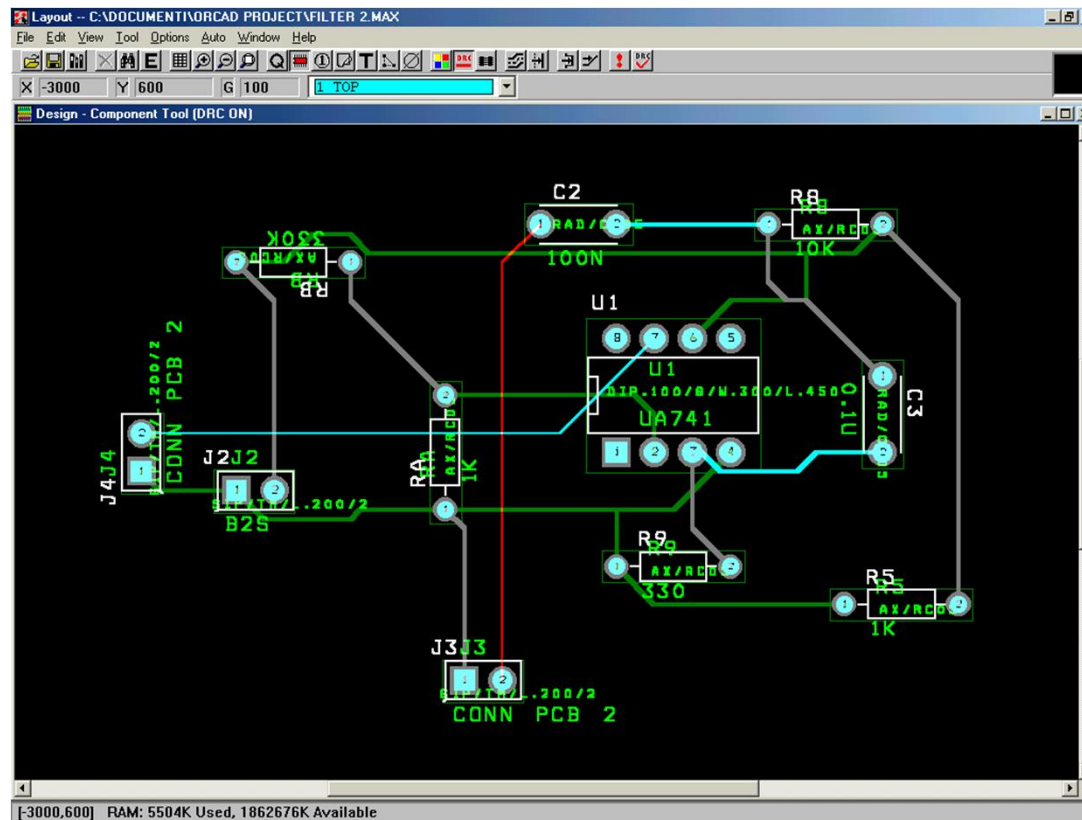
Processo Fabbricazione PCB



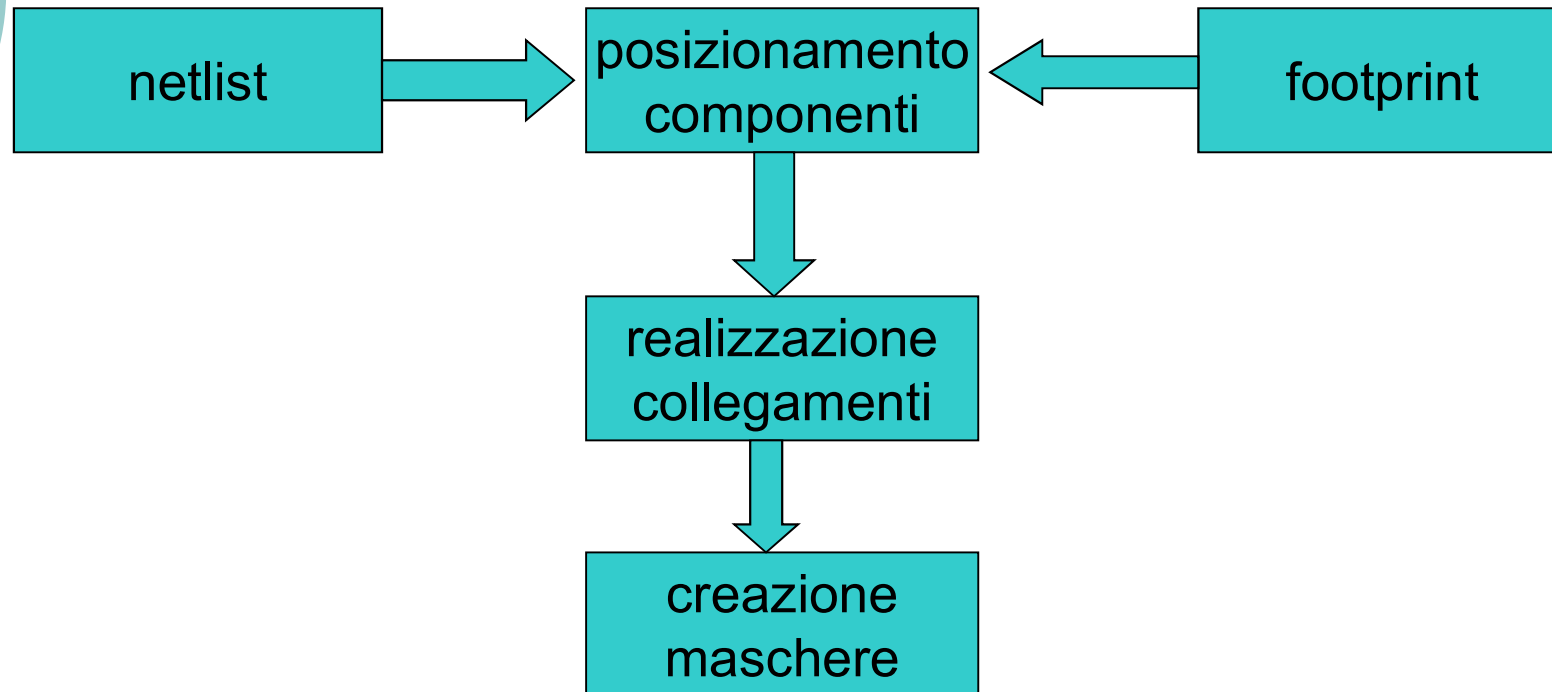
Processo Fabbricazione PCB



Realizzazione Layout: Sistema CAD layout

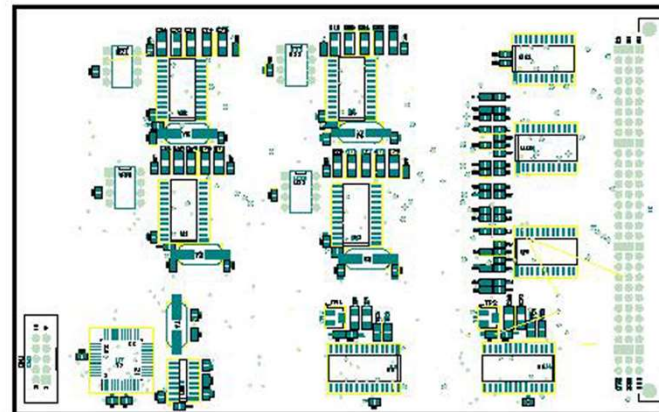


Realizzazione Layout: Sistema CAD layout



Realizzazione Layout: Posizionamento componenti

- Separazione analogica/digitale
- Ridurre distanze di collegamento
- Rispettare vincoli geometrici





Realizzazione Layout: Realizzazione collegamenti

➤ Manuale

→ bassa complessità

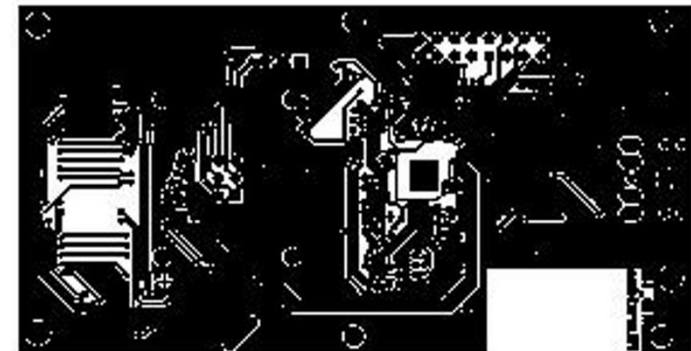
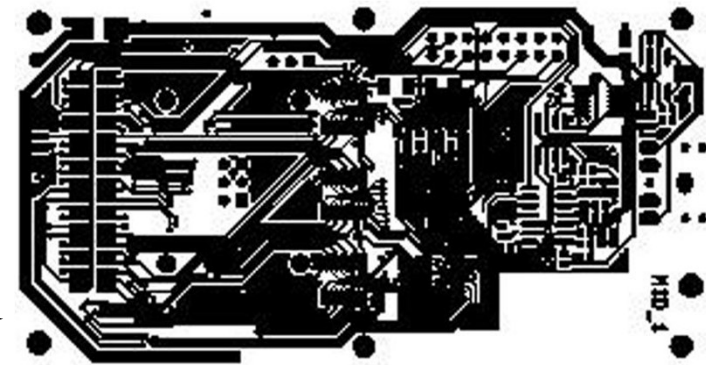
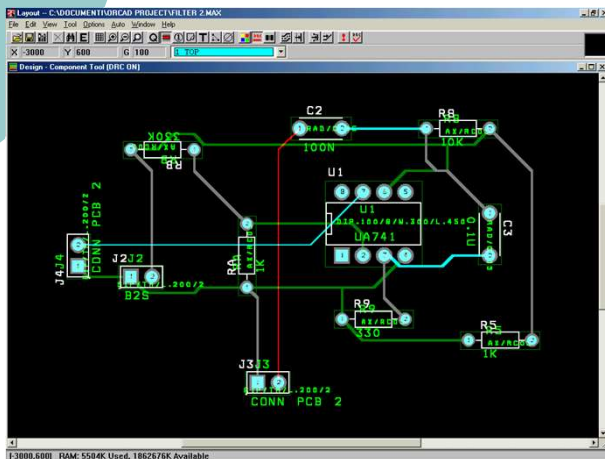
→ rispetto di vincoli particolari

➤ Automatica (autorouting)

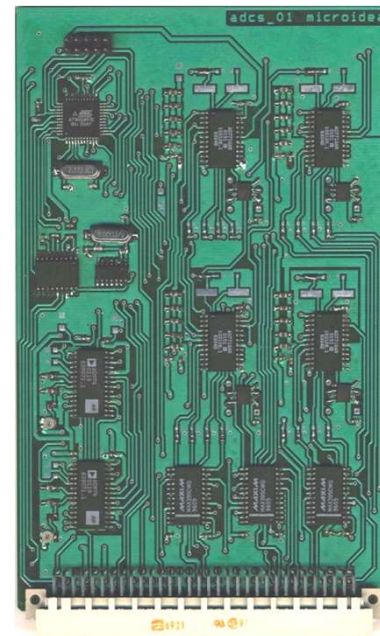
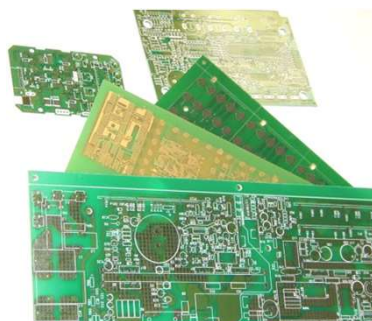
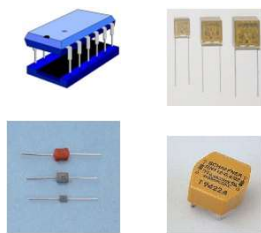
→ alta complessità

→ legata all'algoritmo utilizzato

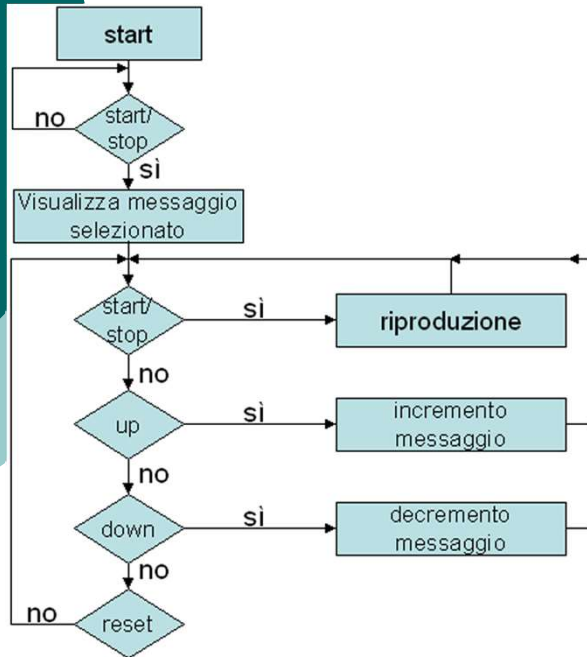
Realizzazione Layout: Creazione Maschere



Assemblaggio sistema



Software Embedded



```

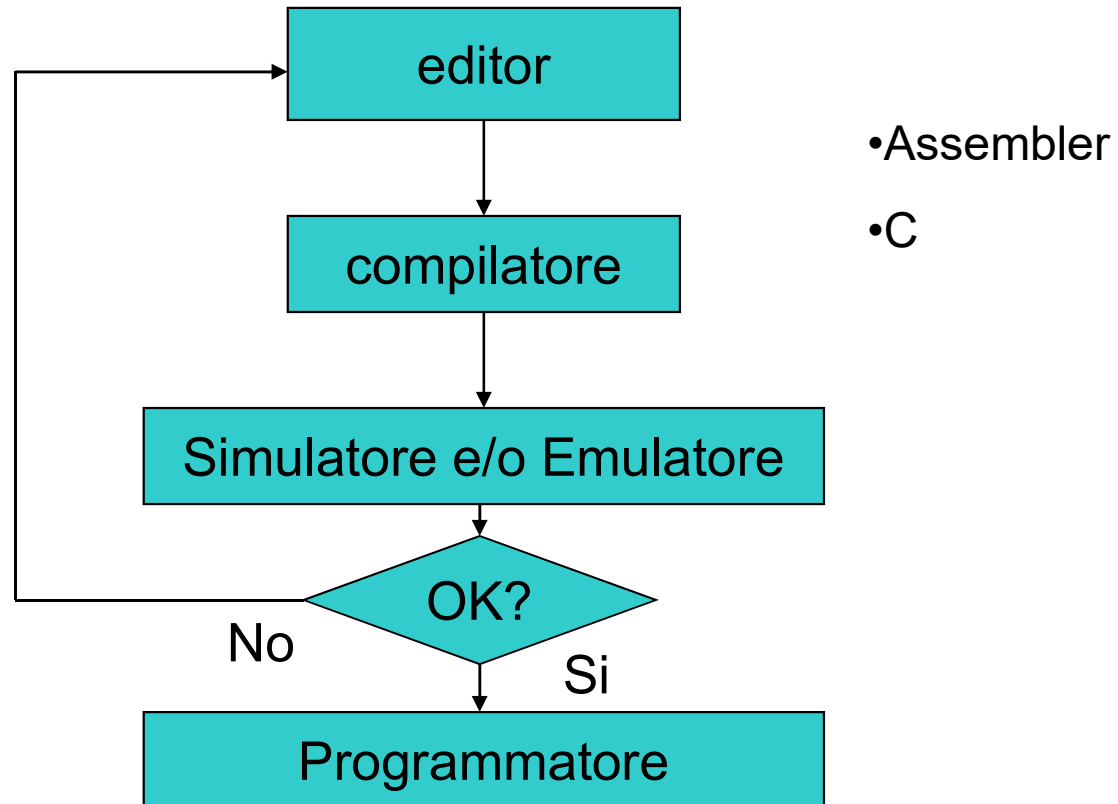
ldi temp,low(RAMEND)
out SPL,temp

;----- Inizializzazione porte
;
; wdr temp, 0b00001111 ; watchdog reset
; ldi temp, 0b00001111 ; watchdog con timeout di circa 2
seconds
; out WDRCR, temp ; abilita il watchdog
;
; ldi temp, 0b11111111 ; PA tutto output
; out DDRA, temp
; ldi temp, 0b11111111 ; ingressi senza pullup
; out PORTA, temp
; ldi temp, 0b00001110 ; PB0 in, PB1..PB3 out pb4 -pb6 tri in
pb7 in
; out DDRB, temp
; ldi temp, 0b10001110 ; out a zero e ingressi senza pullup
; out PORTB, temp
; ldi temp, 0b10000000 ; PC0..PC6 in p7 out out
; out DDRC, temp
; ldi temp, 0b10000000 ;
; out PORTC, temp
; ldi temp, 0b11111101 ; PD0 in, PD1 out, PD2 in, PD3 out, PD4
in, PD5..PD7 out
; out DDRD, temp
; ldi temp, 0b11111101 ; PD0 senza pullup, PD1 a uso, PD2
senza pullup
; out PORTD, temp ; PD3 a uso, PD4 senza pullup, PD5 a
zero, PD6 a uso, PD7 a zero
;
; ldi temp, 0b00010111 ; WART a 19600 BRUD con quarzo da
7.3728 MHz
; out UBRR, temp
; ldi temp, 0b00011000 ; WART enable in TX e RX senza
interrupt
; out UCR, temp

;----- Inizializzazione registri
;
; ldi YR, 50000 ;parte alta della RAM
; ldi XR, 50000 ;parte alta della RAM
; sistemazione del multiplexer
; ldi XL, 560
; ldi temp, NORMAL_2
; st X, temp
; ldi temp, NORMAL_1
; st X, temp
; ldi temp, NORMAL_0
; st X, temp
; rcall TRAMP_395 ; sistema i multiplexer
; sistema i 974 poiche ne uso soltanto uno per la temperatura
; ldi byte, 0b00000011 ; canale 4 per sonda temperatura
; rcall canali_974
; rcall wait_loop ; attendo per la parte di alimentazione
; cbi PORTD, 2 ; sincronizzo i convertitori
; rcall wait_bre
; sbi PORTD, 2 ; libero il sync
; rcall wait_bre
; rcall wait_loop ; attendo per la parte di alimentazione
;-----setto come default la frequenza a 10
  
```



Software embedded



Test di funzionalità

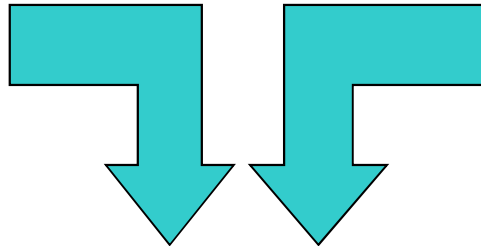
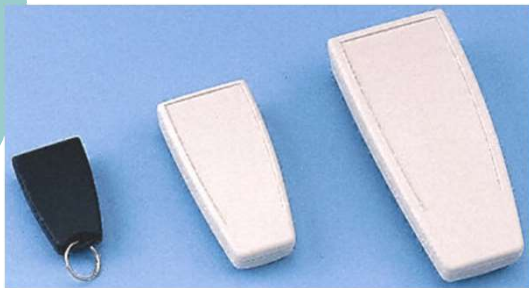
Scopo: corrispondenza fra sistema realizzato e specifiche di progetto

- Software di test
- Hardware di test
- Hardware/software di test embedded
- Procedura di test

Test OK → Produzione

Test fallito → Riprogettazione

Packaging





Manuale Tecnico

- Descrizione Funzione Realizzata
- Caratteristiche elettriche
- Lista Componenti
- Procedura di montaggio
- Procedura di test



Progettazione Sistemi Elettronici

Normative di Legge

Compatibilità Elettromagnetica
E
Sicurezza



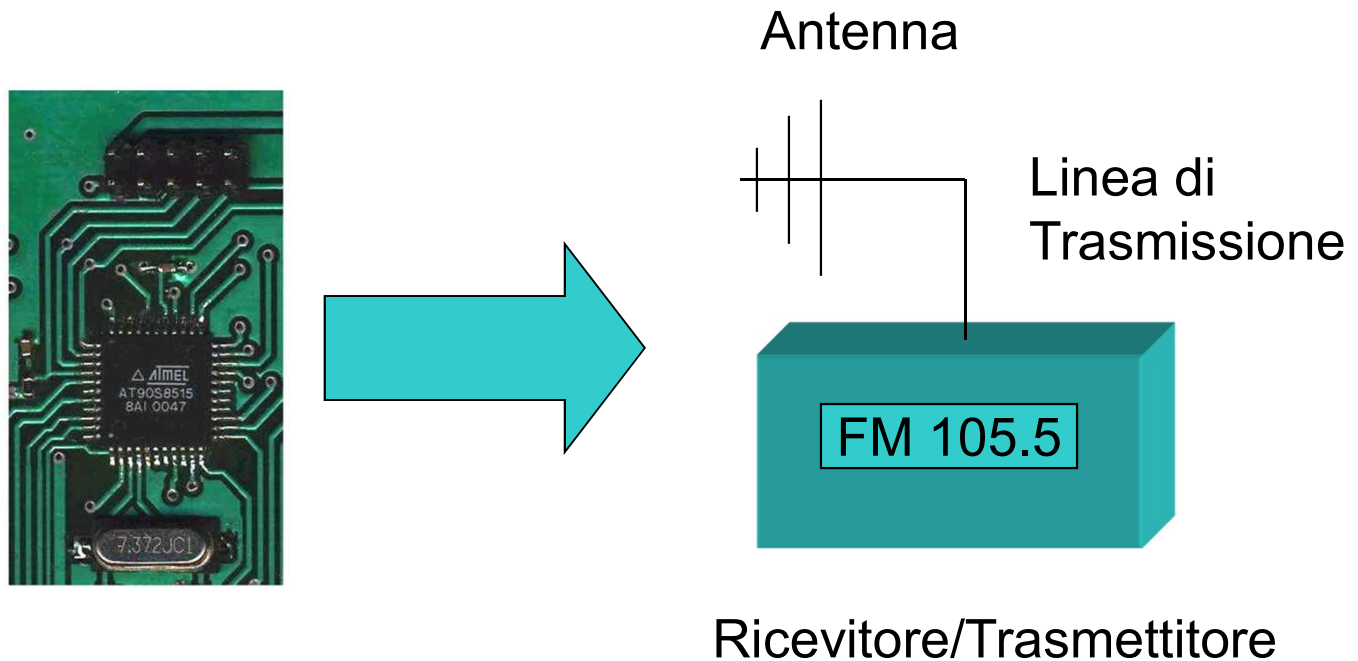
Normative di legge

Legate al campo di utilizzo del dispositivo

➤ Compatibilità elettromagnetiche
(norme europee 89/336/CE)

➤ Sicurezza

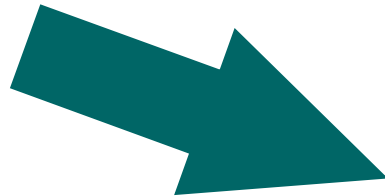
Compatibilità Elettromagnetica (EMC)



Compatibilità Elettromagnetica (EMC)

Due principi di base

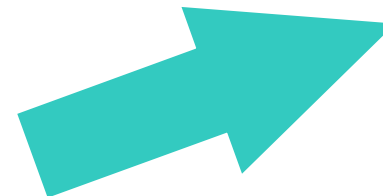
Suscettibilità



A onde elettromagnetiche



Emissione

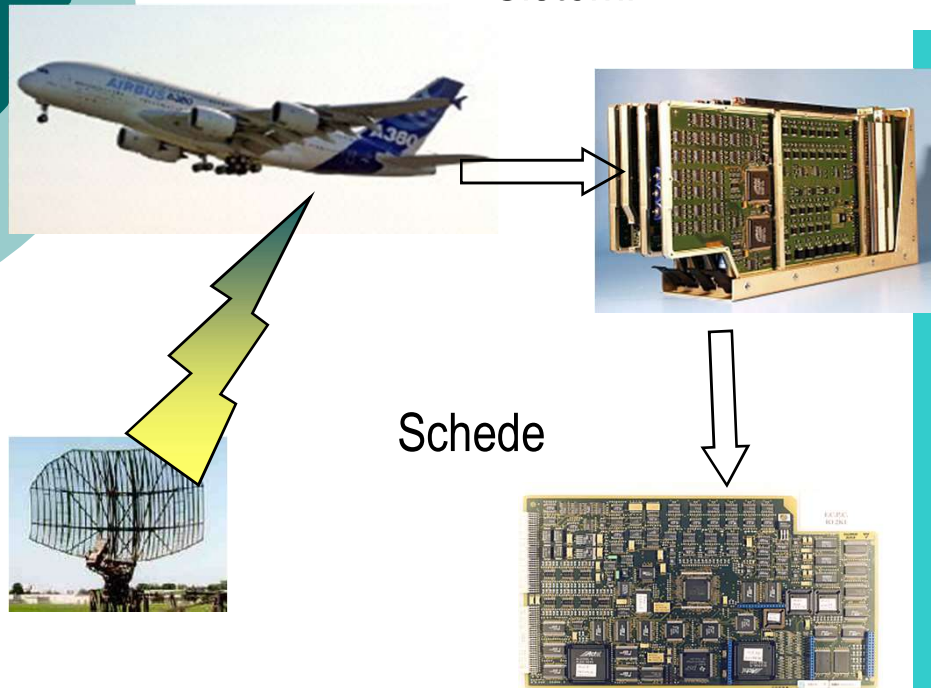


Di energia
elettromagnetica

Compatibilità Elettromagnetica (EMC)

Due principi di base

Suscettibilità

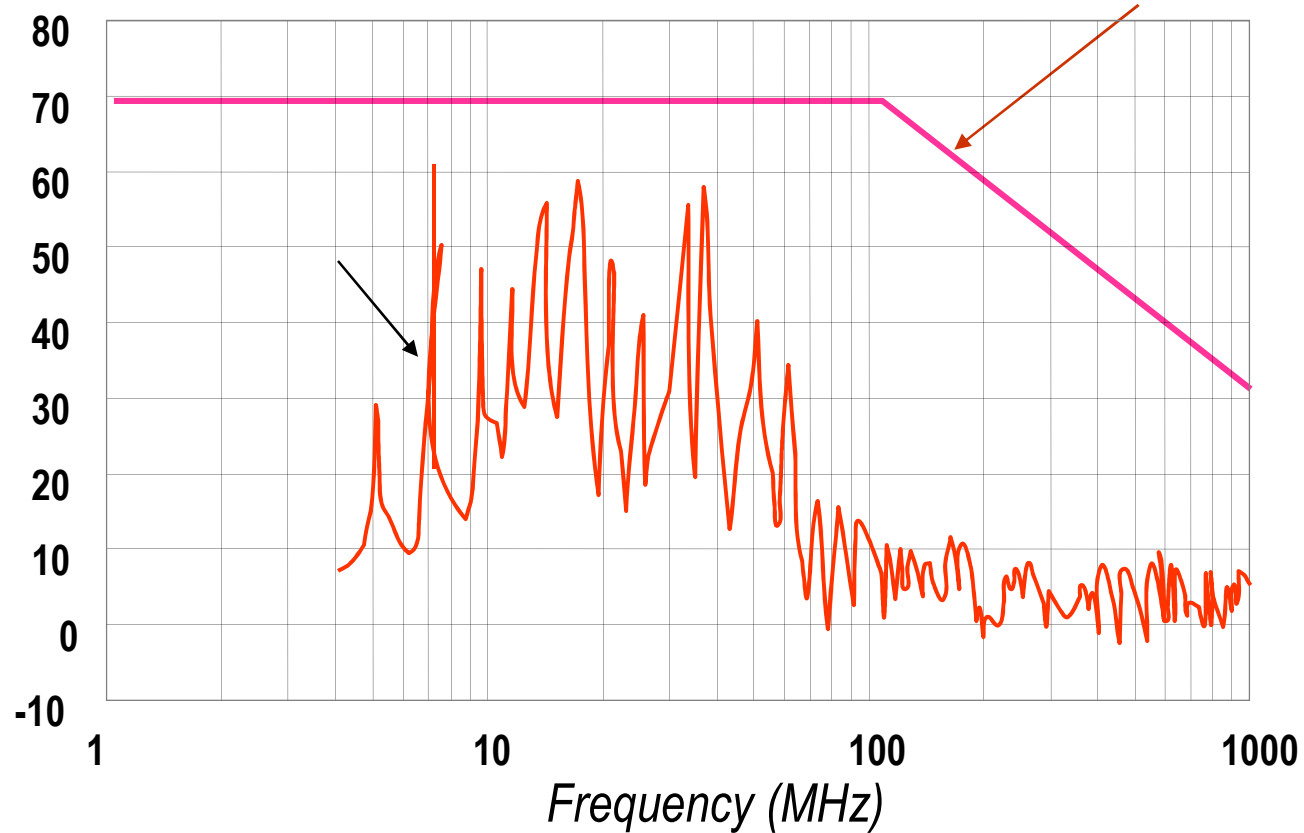


Emissione



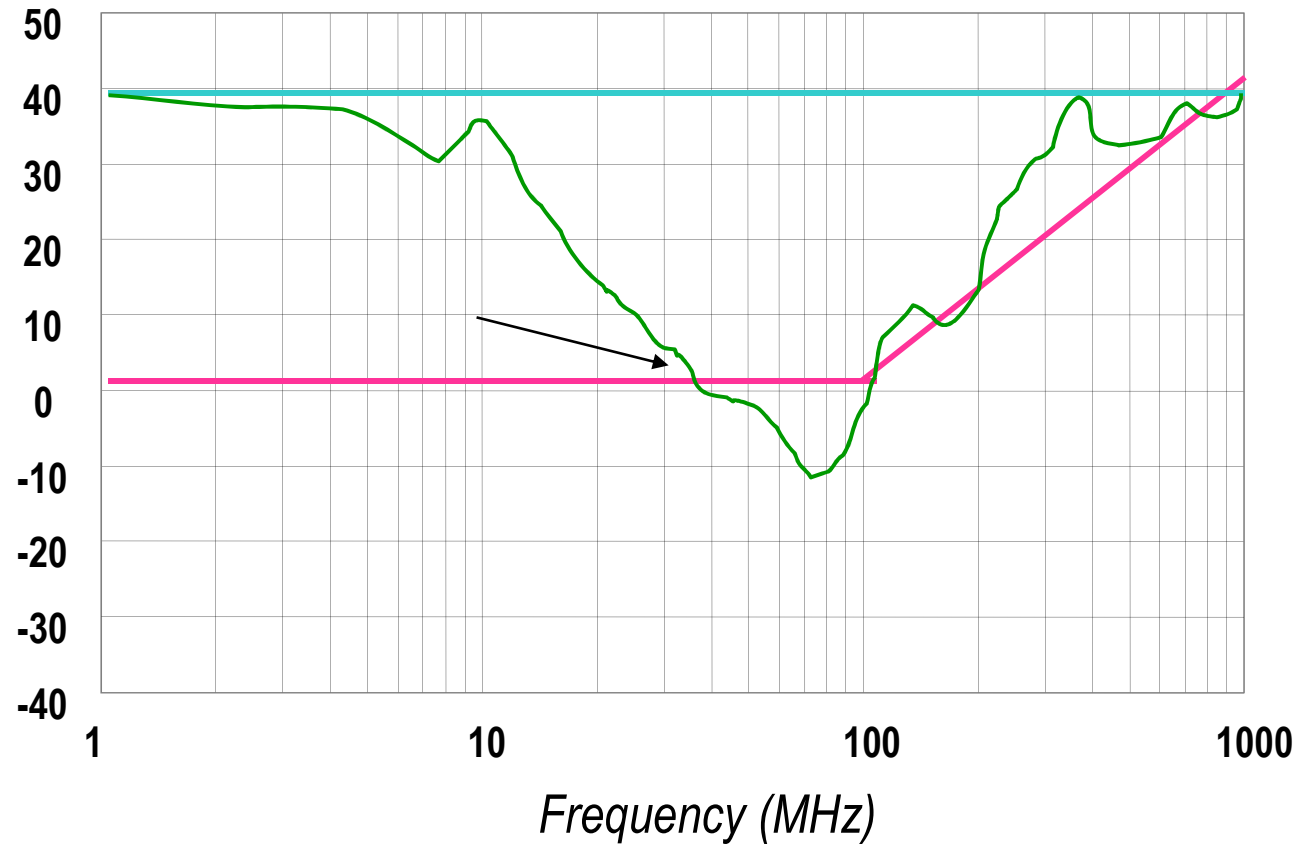
Compatibilità Elettromagnetica (EMC)

Emissione dB μ V



Compatibilità Elettromagnetica (EMC)

Suscettibilità
(dBmA)





Compatibilità Elettromagnetica (EMC)

- Electromagnetic Field EMF
- Electromagnetic Interference EMI
- Radio Frequency Interference RFI

Campo di applicazione : DC to 20GHz



Compatibilità Elettromagnetica (EMC)

EMISSIONI CONTROLLATE

- I disturbi elettromagnetici generati da un apparato durante il suo funzionamento devono essere di entità tale da non compromettere il funzionamento di altri apparati.

SUSCETTIBILITA' CONTROLATA

- L'apparato deve essere in grado di funzionare correttamente anche in presenza di disturbi elettromagnetici inferiori ai livelli massimi consentiti

Compatibilità Elettromagnetica (EMC)

DISTURBI RADIATI

- Fanno parte di questa categoria tutti i disturbi che utilizzano l'etere per propagarsi

Frequenze da 30MHz a 1GHz

DISTURBI CONDOTTI

- Fanno parte di questa categoria tutti i disturbi che si propagano attraverso i cavi di alimentazione e trasmissione

Frequenze da 150KHz a 30MHz



Compatibilità Elettromagnetica (EMC)

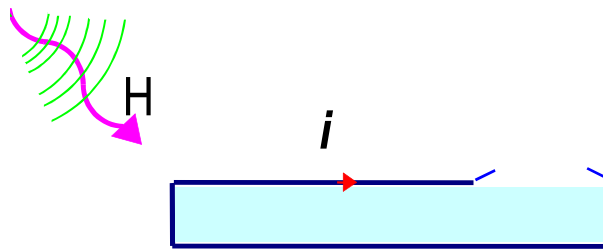
DIRETTIVA 89/336/CEE

- **SUSCETTIBILITÀ**
- **EMISSIONI**
- **NORME DI BASE**
- **NORME GENERICHE**
- **NORME DI PRODOTTO**
- **CONDOTTI 150KHz-30MHz**
- **RADIATI 30MHz-1GHz**

Compatibilità Elettromagnetica (EMC)

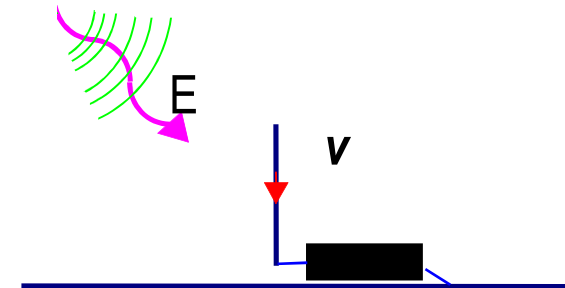
Origini del problema

Accoppiamento
Magnetico



Generazione di corrente I per
campo magnetico H (A/m)

Accoppiamento
Elettrico



Tensione V generata per
campo elettrico E
(V/m)

Compatibilità Elettromagnetica (EMC)

Parametri e Unità di misura

<i>Elettrico</i>	<i>Magnetico</i>
Tensione V (Volt)	Campo Elettrico E (V/m)
Corrente I (Amp)	Campo Magnetico H (A/m)
Impedenza Z (Ohm)	Impedenza caratteristica Z0 (Ohm)
$Z=V/I$	$Z=E/H$
$P=I^2 \times R$ (watts)	$P=H^2 \times 377$ (watts/m ²) <i>In condizioni da campo magnetico lontano</i>

Compatibilità Elettromagnetica (EMC)

Parametri e Unità di misura

Dinamiche molto grande dei segnali EMC → dB (decibel)

dBV, dBA.

$$\text{dBV} = 20 \log (V)$$

$$\text{dBA} = 20 \log (A)$$

dB μ V

$$V_{\text{dB}\mu\text{V}} = 20 \log (V / 1\mu\text{V})$$

Compatibilità Elettromagnetica (EMC)

Parametri e Unità di misura

Dinamiche molto grande dei segnali EMC → dB (decibel)

“dBm” (dB milli-Watt)

$$P_{\text{dBmW}} = 10 \log (P / 1 \text{ mW}) = 10 \log (P) + 30$$



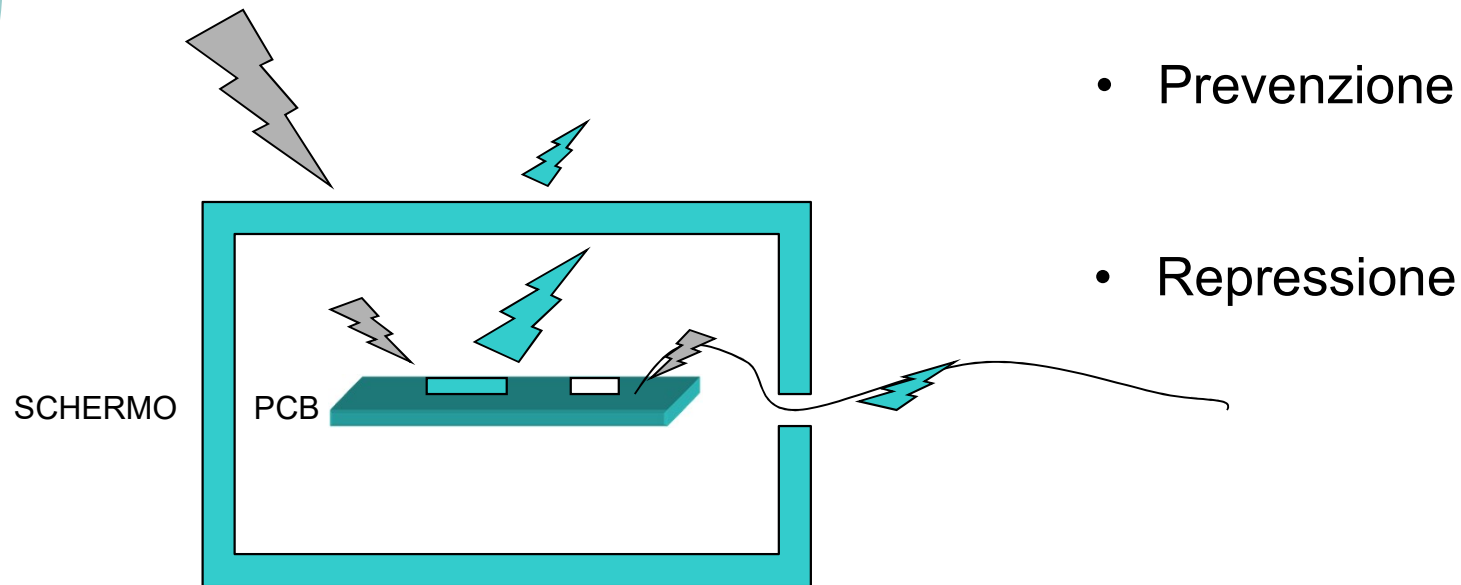
Compatibilità Elettromagnetica (EMC)

Progettazione

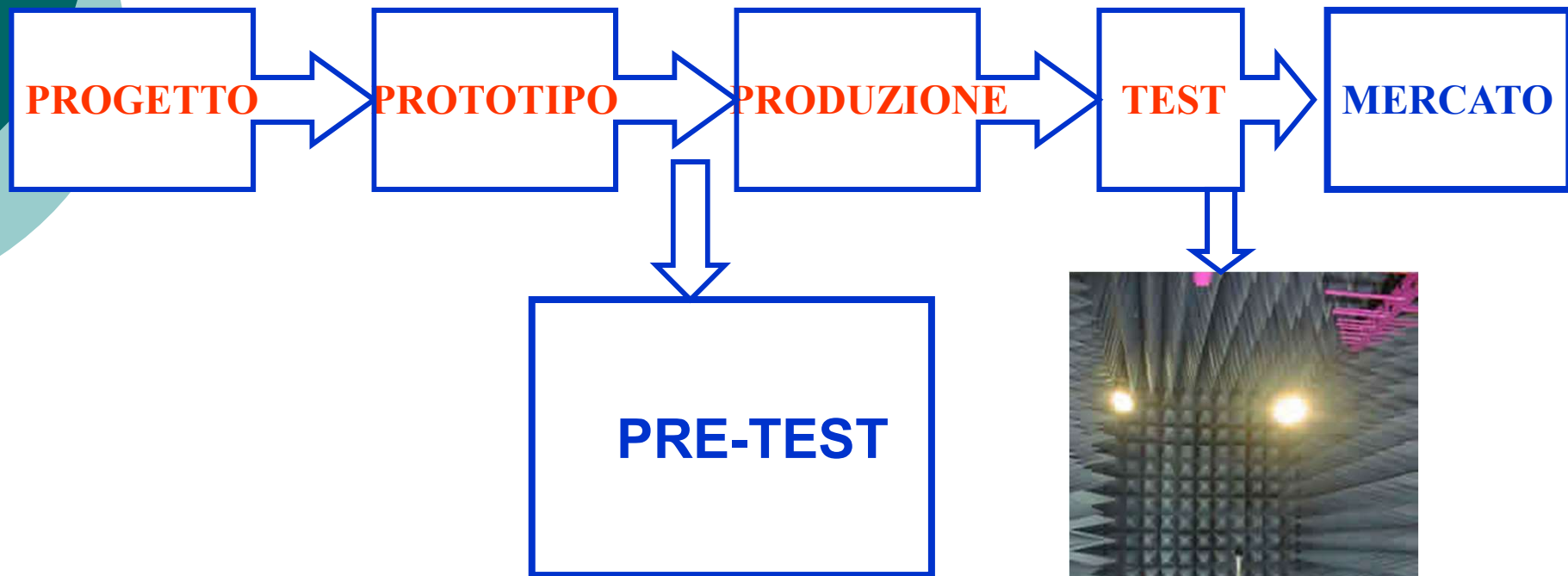
- Limitare le emissioni (Radiative e/o Conduttive)

- Ridurre la suscettibilità dei componenti da sorgenti esterne di EMF, EMI, RFI.

Compatibilità Elettromagnetica (EMC) Progettazione



Compatibilità Elettromagnetica (EMC) Progettazione



Compatibilità Elettromagnetica (EMC)

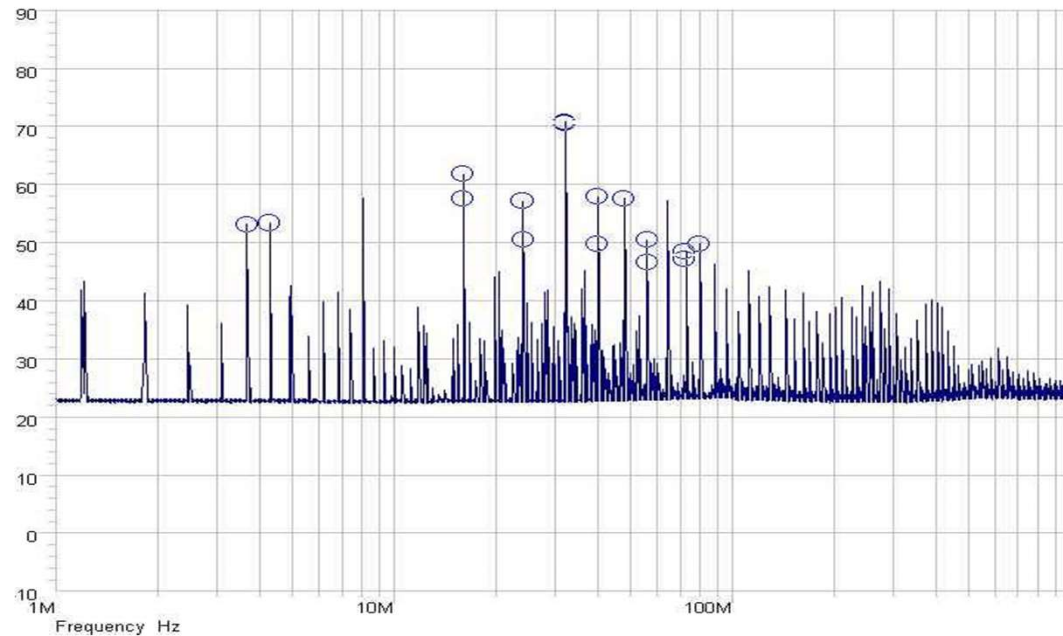
Misure

Analizzatore di Spettro: misura dell'energia per una frequenza definita



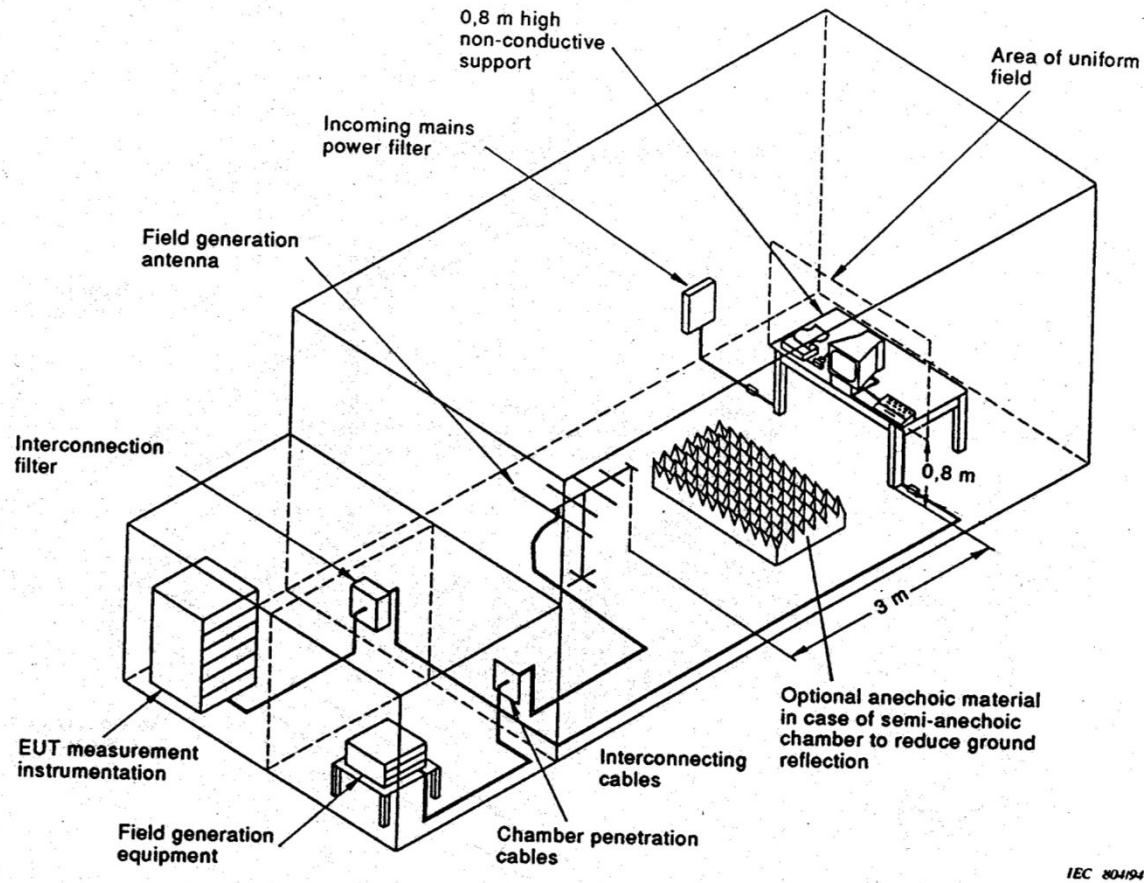
Input

Costo (DC-2GHz): 10K€



Compatibilità Elettromagnetica (EMC)

Misure



IEC 801/94

Compatibilità Elettromagnetica (EMC)

Misure



Analizzatore di rete



Amplificatore 3 GHz
100W



Analizzatore di spettro 40
GHz



Sintetizzatore di segnale
6 GHz

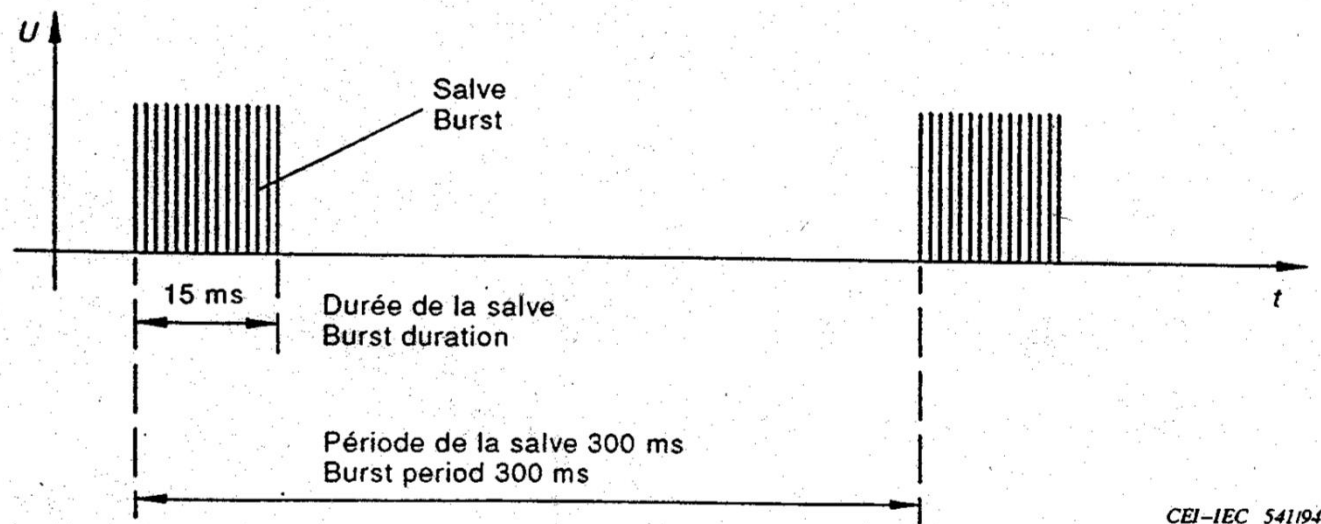


GTEM cell 18 GHz

Compatibilità Elettromagnetica (EMC)

Misure

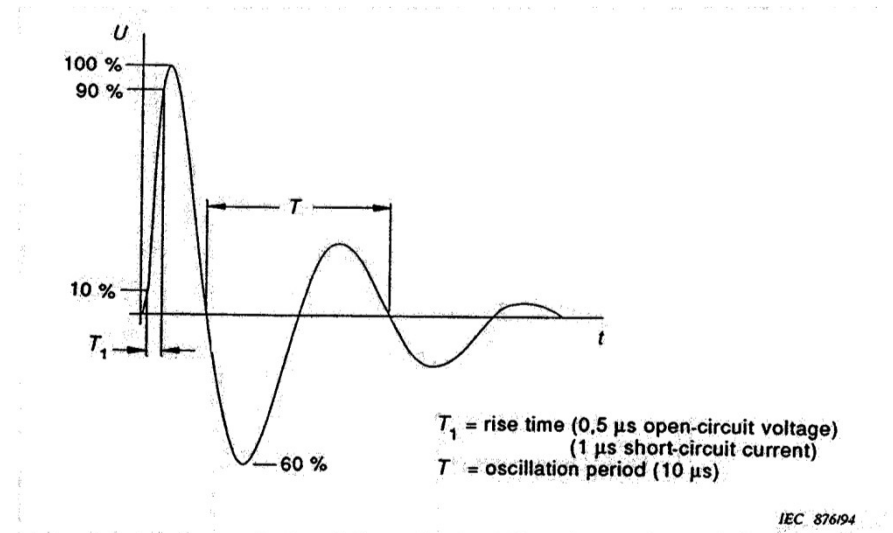
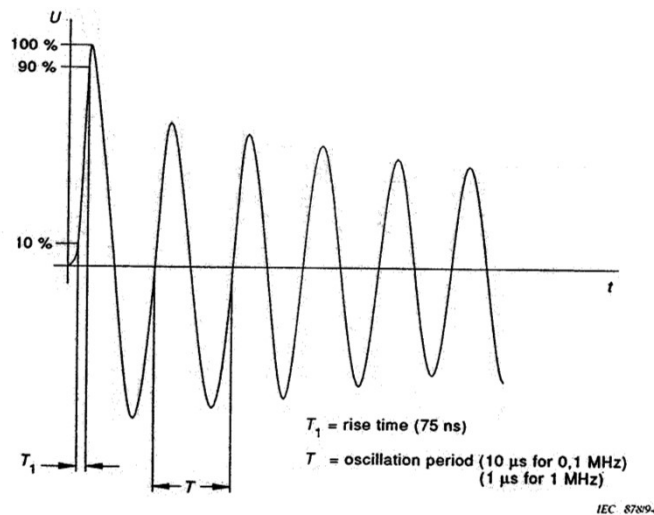
- IEC 61000-4-4 - Electrical fast transient/burst immunity test



Compatibilità Elettromagnetica (EMC)

Misure

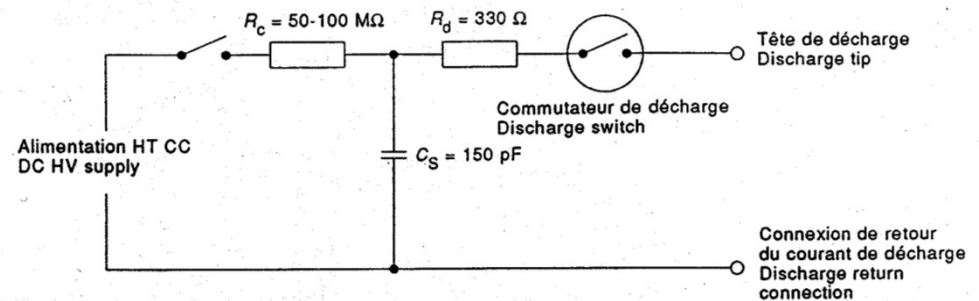
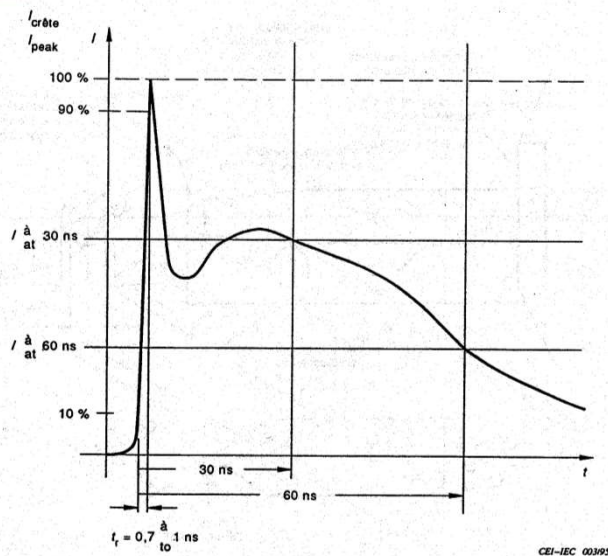
IEC 61000-4-12 - Oscillatory waves immunity test



Compatibilità Elettromagnetica (EMC)

Misure

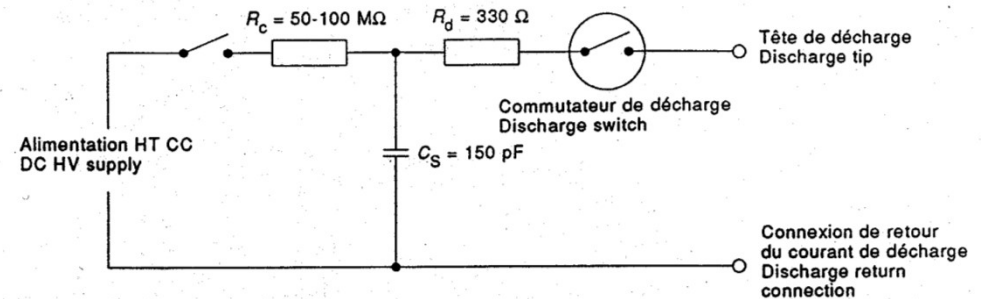
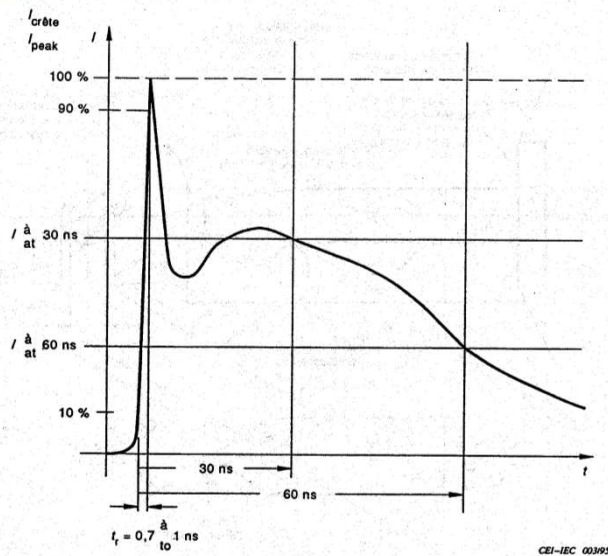
- IEC 61000-4-2 - Electrostatic discharge immunity test



Compatibilità Elettromagnetica (EMC)

Misure

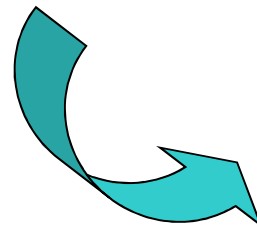
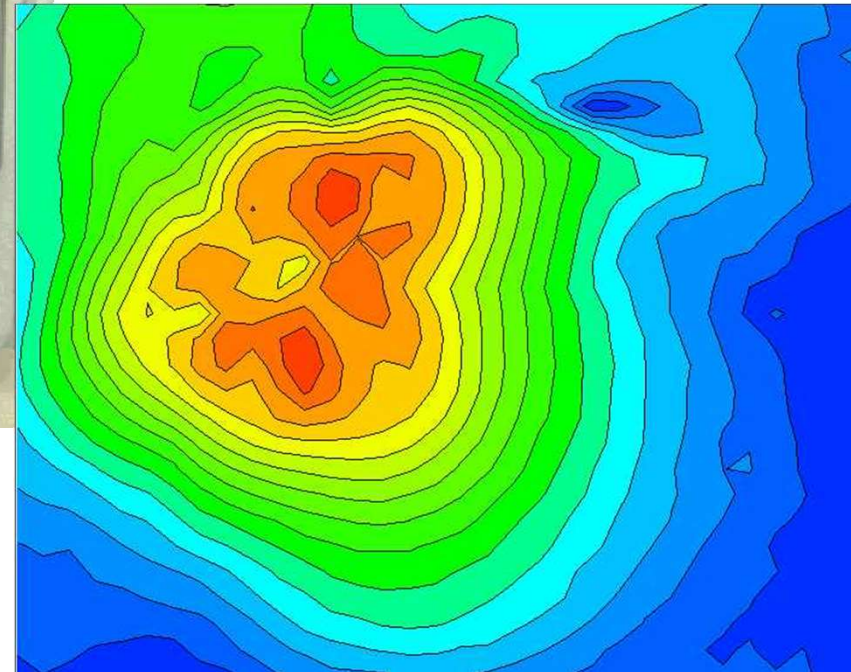
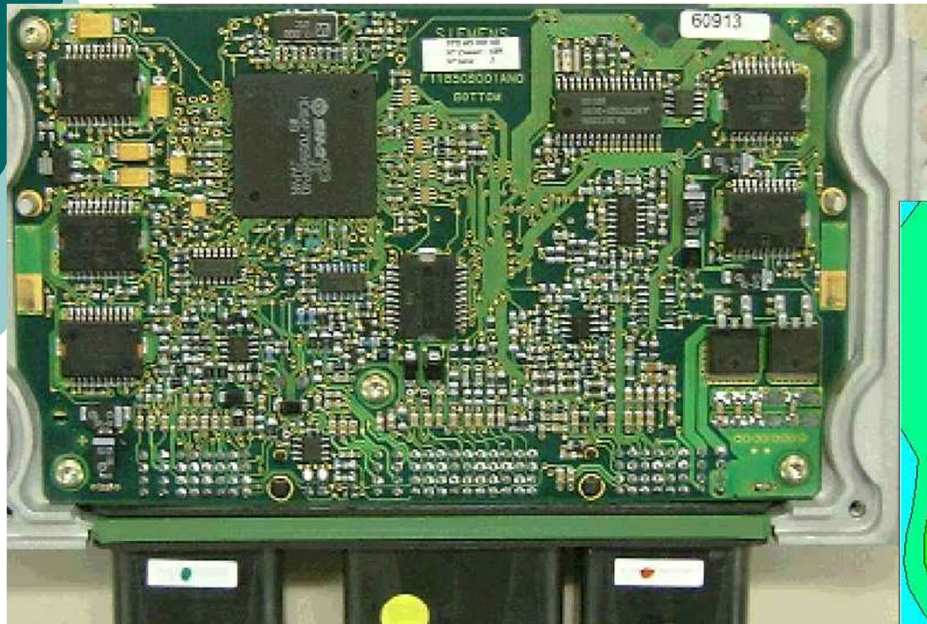
- IEC 61000-4-2 - Electrostatic discharge immunity test



CEI-IEC 00165

Compatibilità Elettromagnetica (EMC)

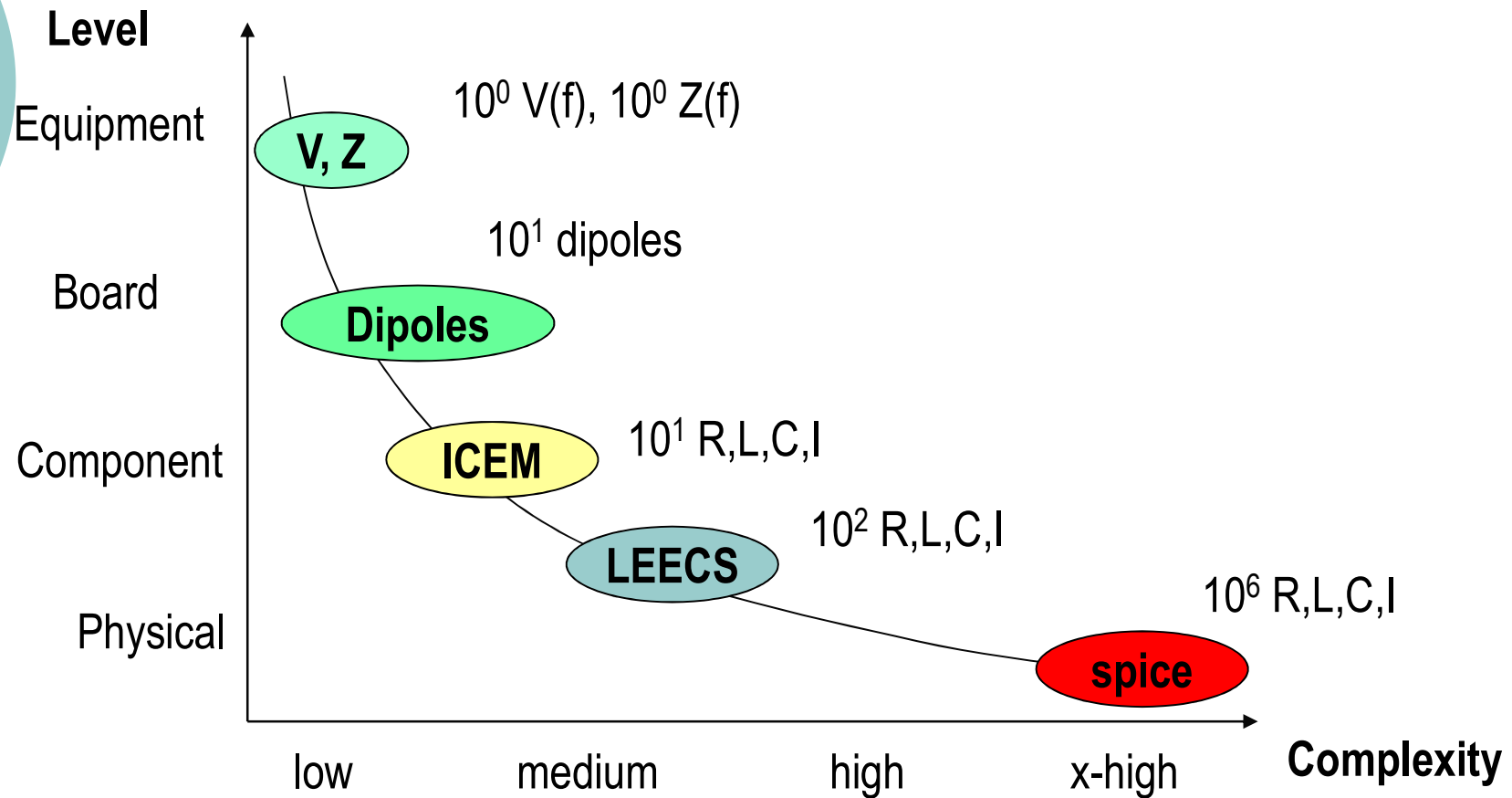
Modello



© Siemens Automotive Toulouse

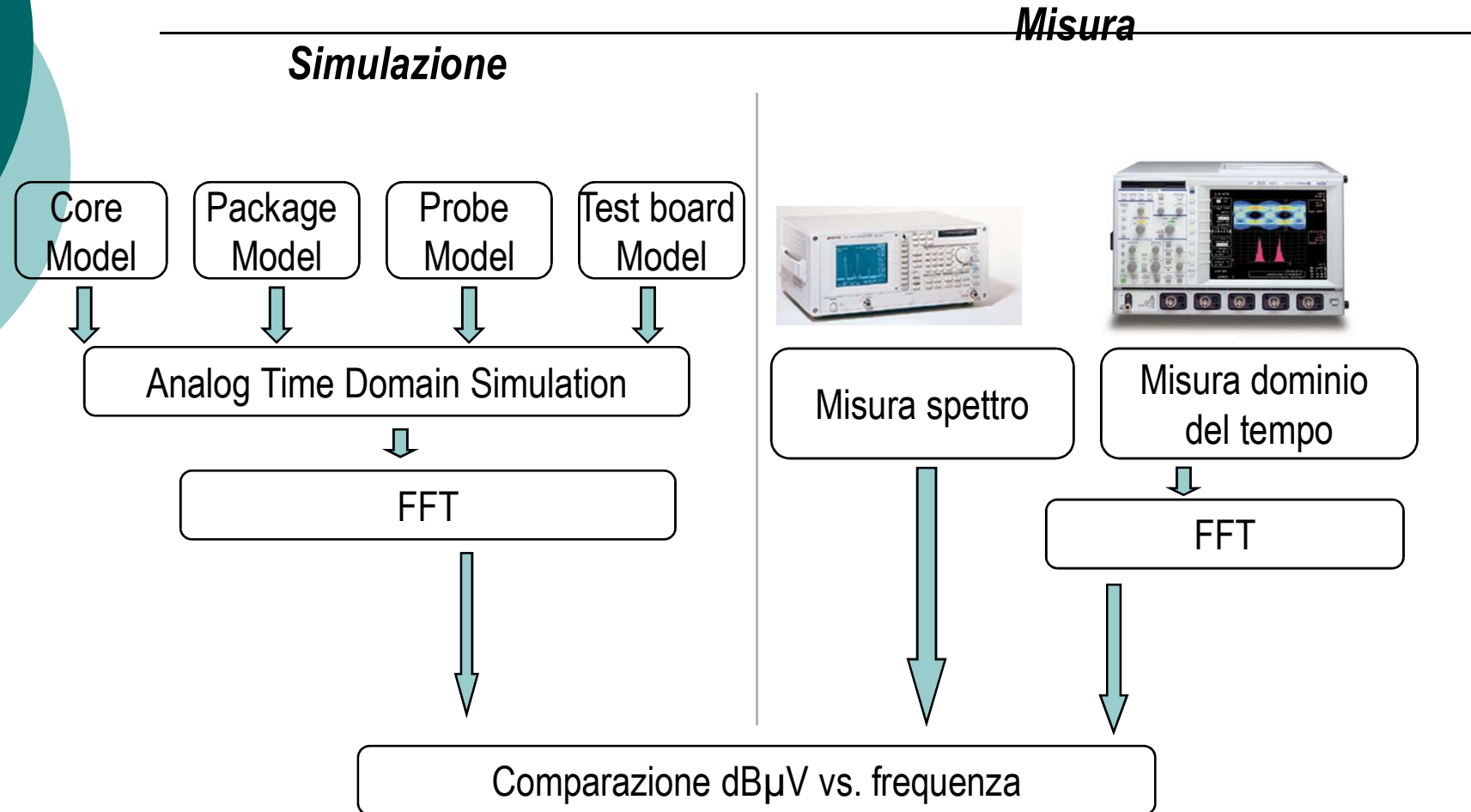
Compatibilità Elettromagnetica (EMC)

Modello



Compatibilità Elettromagnetica (EMC)

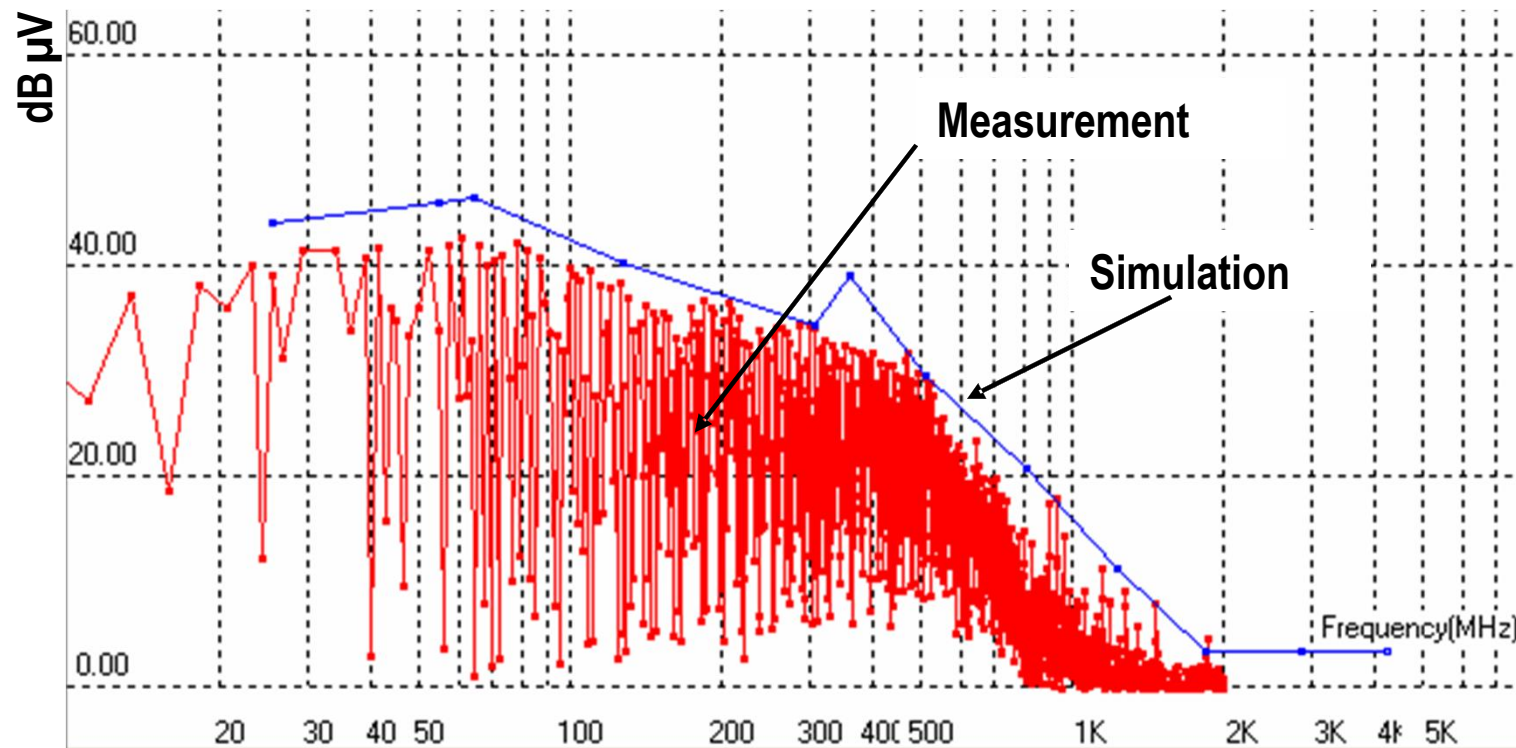
Modello



Compatibilità Elettromagnetica (EMC)

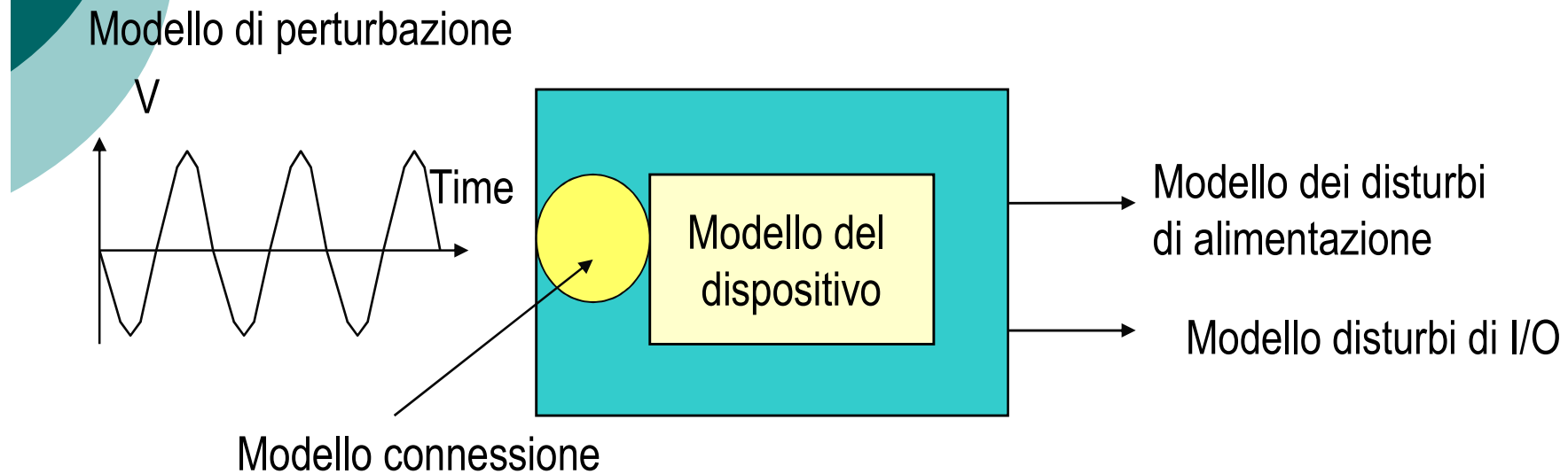
Modello

Modo Radiato



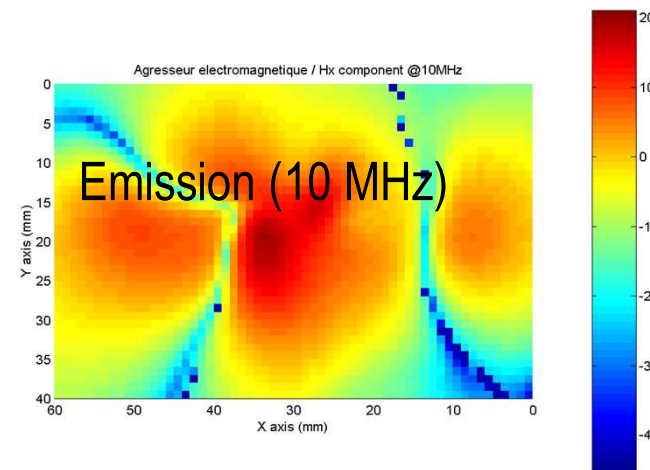
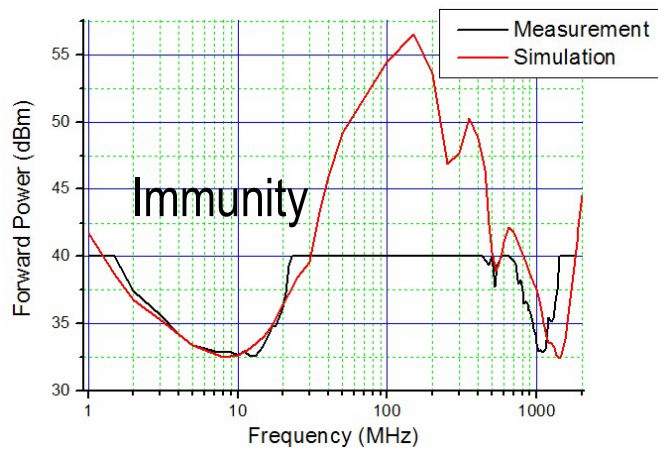
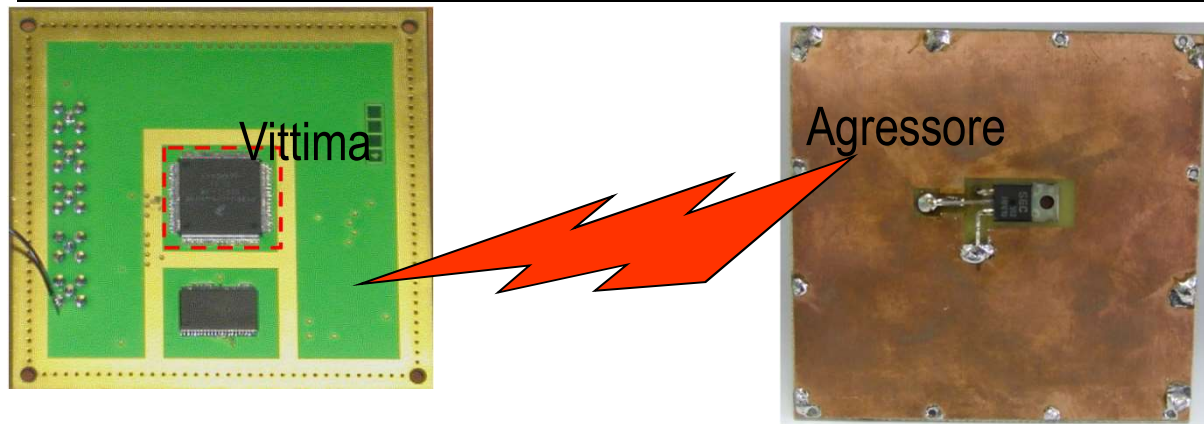
Compatibilità Elettromagnetica (EMC)

Misura/Simulazione suscettibilità



Compatibilità Elettromagnetica (EMC)

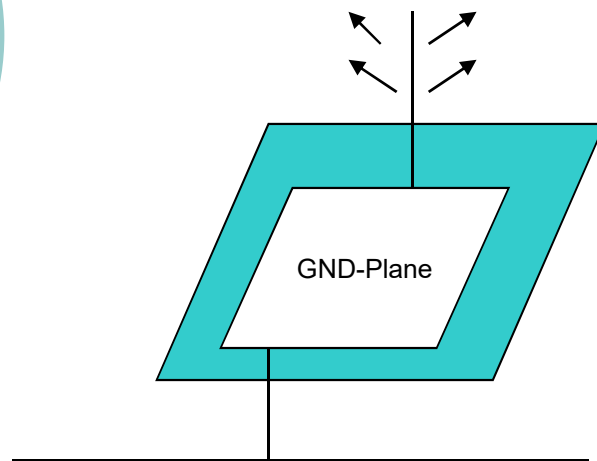
Misura/Simulazione suscettibilità



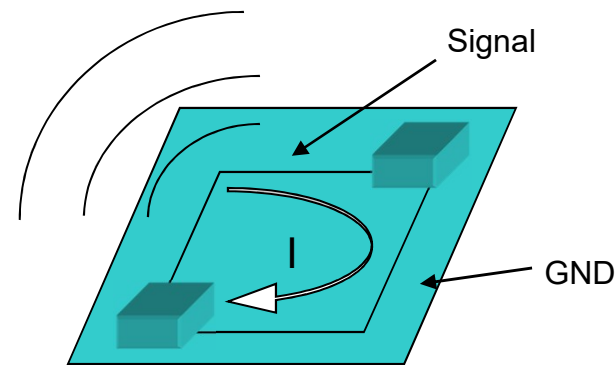
PhD thesis of A. Boyer (2007) and S. Akue-Boulingui

Compatibilità Elettromagnetica (EMC)

Common and Differential Mode Radiation



$$E = \mu_0 \cdot I \cdot L \cdot f / 2r$$



$$E = \mu_0 \cdot I \cdot A \cdot \pi \cdot f^2 / 2r \cdot c$$

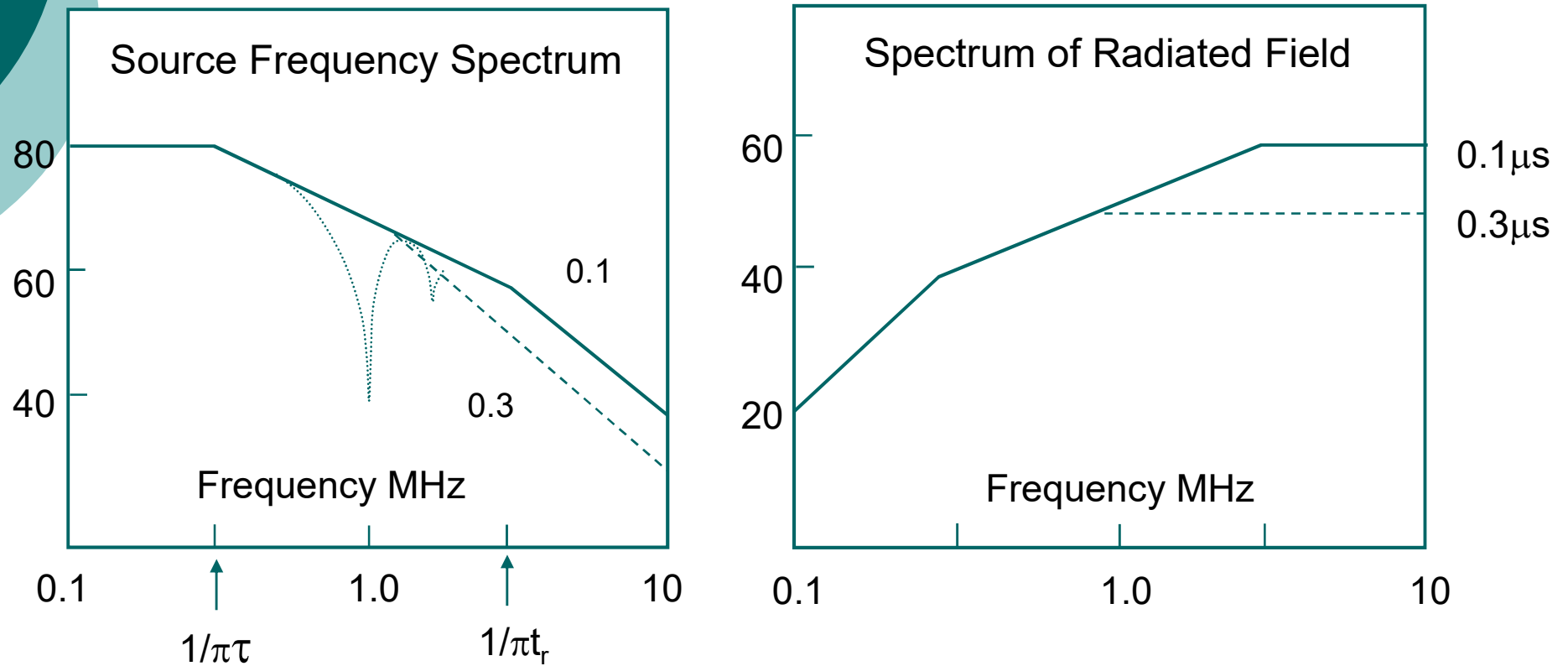
μ_0 = Permeabilità del vuoto ($4 \cdot \pi \cdot 10^{-7}$ H/m), I = Corrente (A),

L = Lunghezza (m), A = area (m^2), f = frequenza (Hz), r = Distanza (m),

c = Velocità della luce (m/s)

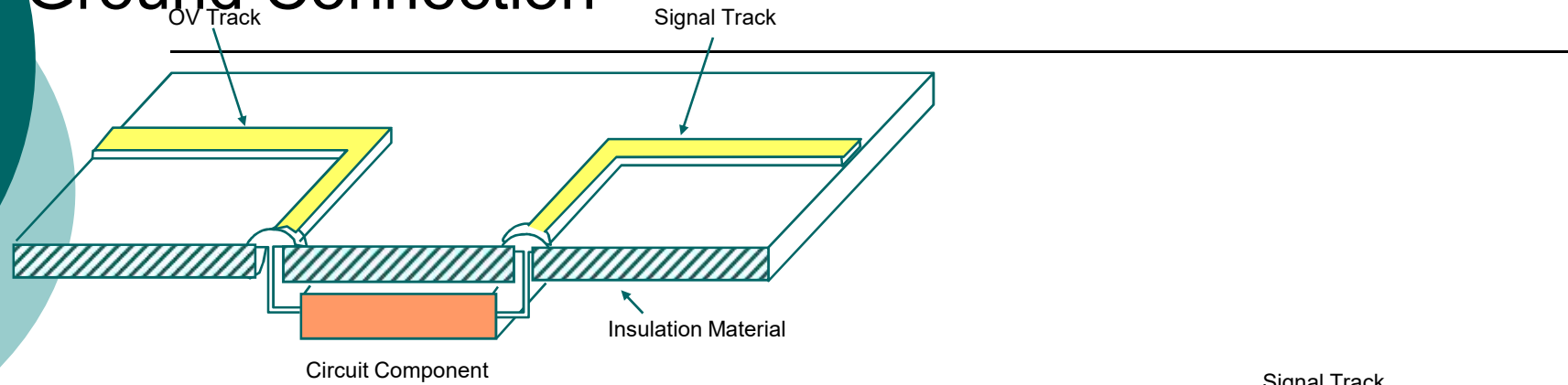
Compatibilità Elettromagnetica (EMC)

Common and Differential Mode Radiation

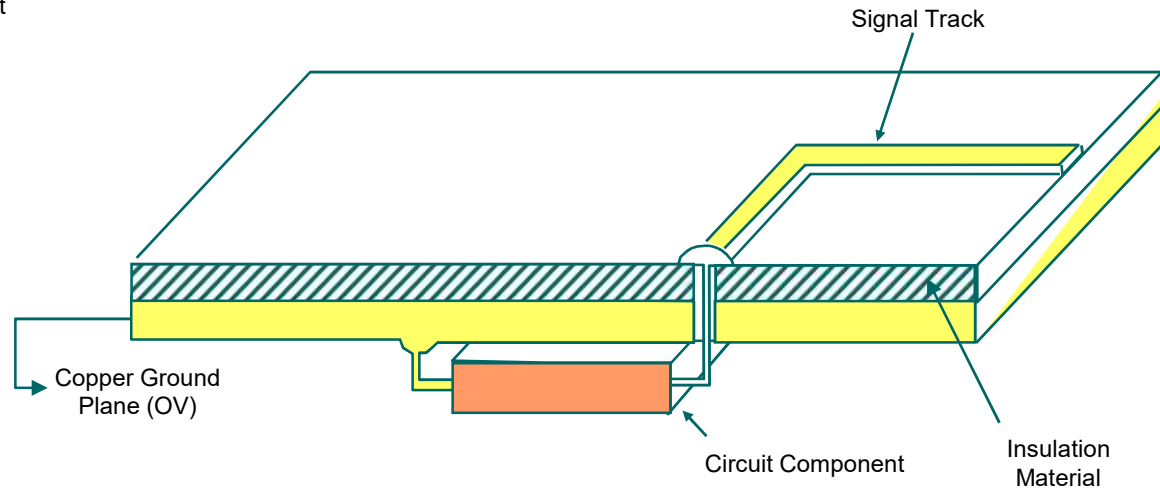


Compatibilità Elettromagnetica (EMC)

Ground Connection



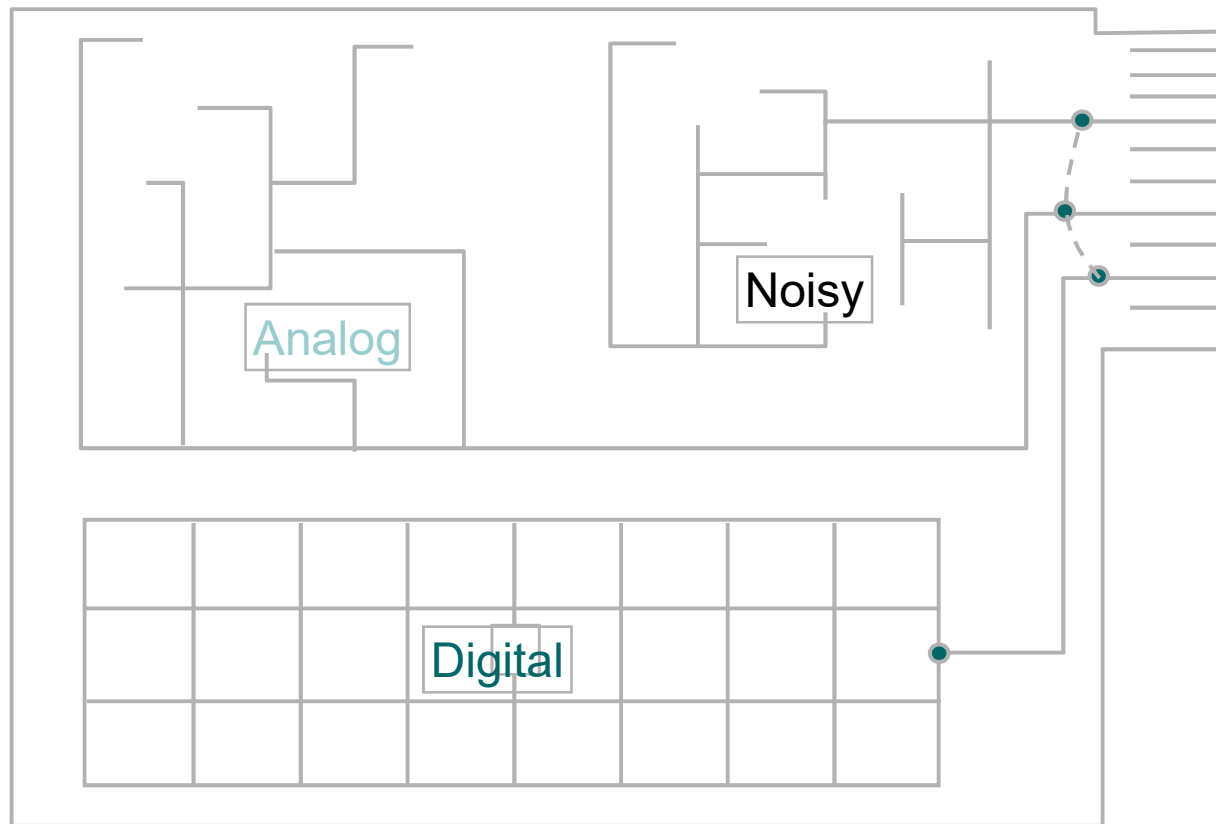
Double sided Board



Copper Ground Plane Board : 20-30 dB better

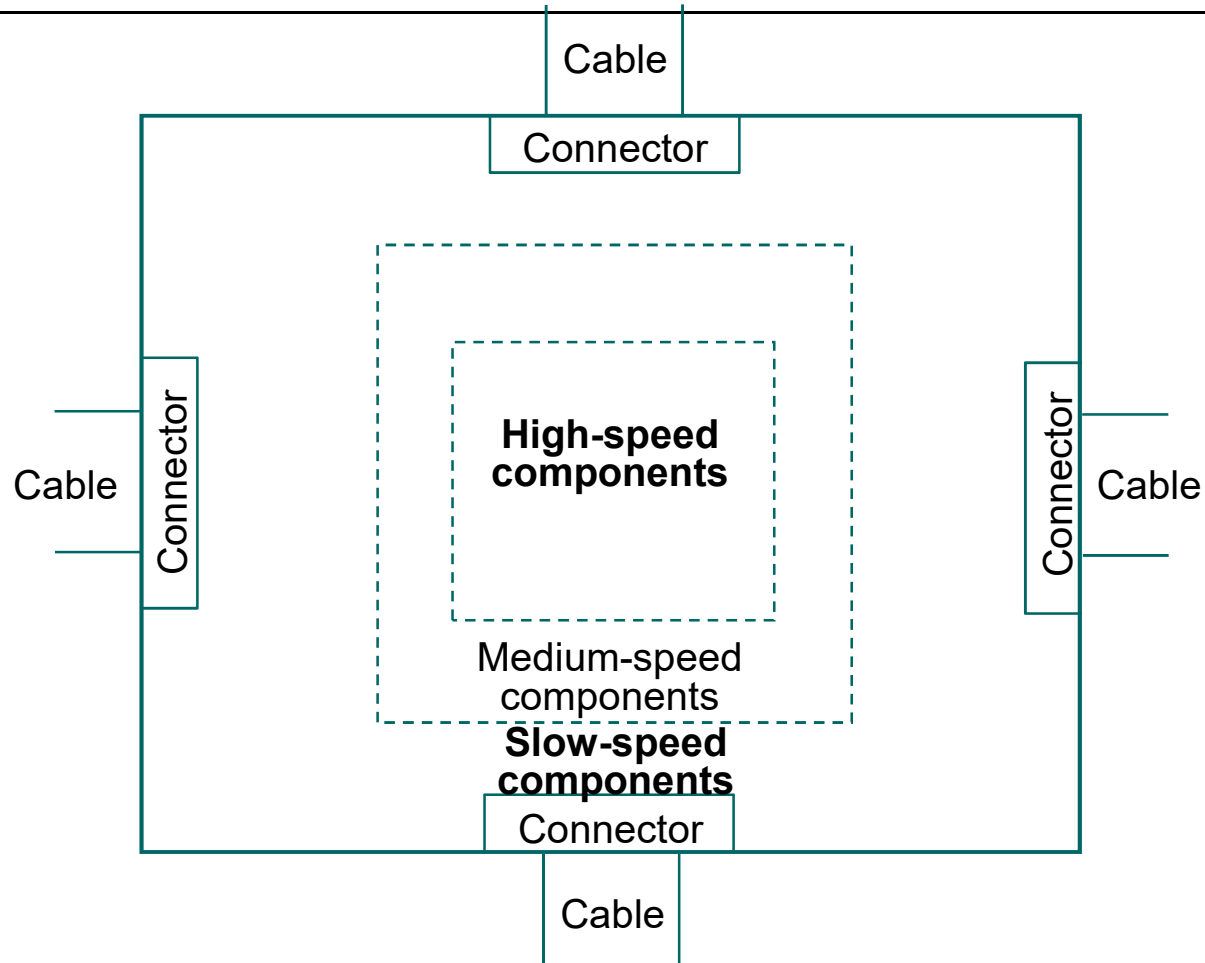
Compatibilità Elettromagnetica (EMC)

Ground Connection



Compatibilità Elettromagnetica (EMC)

Components placement



Compatibilità Elettromagnetica (EMC)

Spettro di Emissione

